

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problems Mailbox.**

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-064186

(43)Date of publication of application : 12.03.1993

(51)Int.Cl.

H04N 7/15

G06F 15/66

H04N 7/01

(21)Application number : 03-220481

(71)Applicant : HITACHI LTD

(22)Date of filing : 30.08.1991

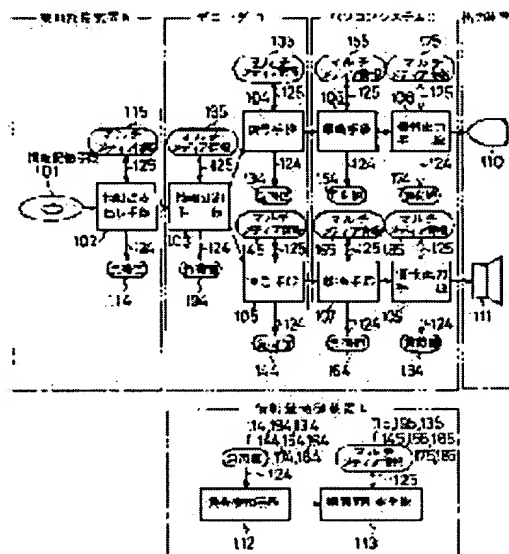
(72)Inventor : MUSA MASATAKA
YAMADA TAKEHIRO
SAKAI HIROYUKI
KIMURA YUJI

(54) MULTI-MEDIUM EQUIPMENT

(57)Abstract:

PURPOSE: To use surplus processing capability effectively by detecting a load state of each section so as to interpolate and interleave multi-medium information.

CONSTITUTION: Multi-medium information is read from an information storage means 101 of an auxiliary storage device A by an information read means 102, divided into two by an information division means 103 of a decoder B and decoded by decoding means 104, 105 and fed to a personal computer system C. Then multi-medium information is outputted to an output device D via buffer means 106, 107 and information output means 108, 109 of the system C. In this case, load values 114, 194, 134, 144, 154, 164, 174, 182 of the means 102, 103, 104, 105, 106, 107, 108, 109 are detected by a load detection means 112 of an information quantity controller E and interpolation and interleave of the multi-medium information are controlled by an interpolation interleave means 113. Thus, surplus processing capability due to cell abort or the like is effectively utilized.



LEGAL STATUS

[Date of request for examination] 04.08.1998

[Date of sending the examiner's decision of rejection] 13.02.2001

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平5-64186

(43) 公開日 平成5年(1993)3月12日

| (51) Int. Cl. 6 | 識別記号 | 庁内整理番号 | FI | 技術表示箇所 |
|-----------------|-------|---------|----|--------|
| H04N 7/15 | | 8943-5C | | |
| G06F 15/66 | 355 C | 8420-5L | | |
| H04N 7/01 | Z | 9070-5C | | |

審査請求 未請求 請求項の数 7 (全30頁)

| | | | |
|-----------|-----------------|----------|-------------------------------|
| (21) 出願番号 | 特願平3-220481 | (71) 出願人 | 000005108 |
| (22) 出願日 | 平成3年(1991)8月30日 | | 株式会社日立製作所 |
| | | | 東京都千代田区神田駿河台四丁目6番地 |
| | | (72) 発明者 | 武者 正隆 |
| | | | 神奈川県横浜市戸塚区吉田町292番地 |
| | | | 株式会社日立製作所マイクロエレクトロニクス機器開発研究所内 |
| | | (72) 発明者 | 山田 剛裕 |
| | | | 神奈川県横浜市戸塚区吉田町292番地 |
| | | | 株式会社日立製作所マイクロエレクトロニクス機器開発研究所内 |
| | | (74) 代理人 | 弁理士 富田 和子 |

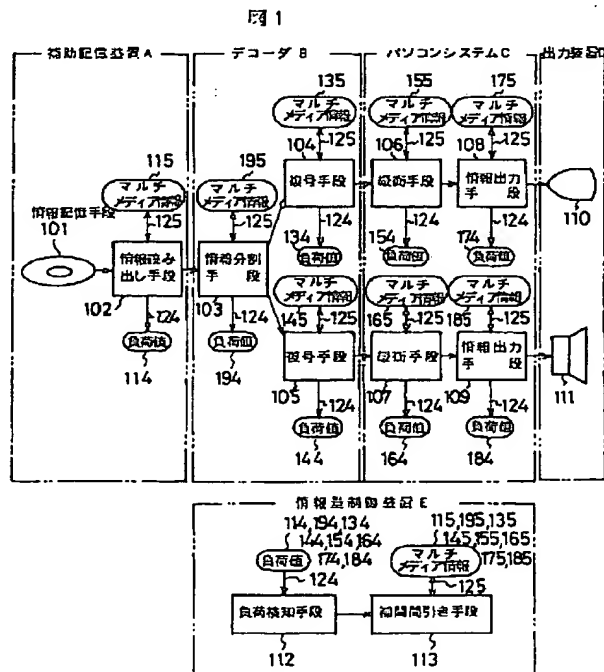
最終頁に続く

(54) 【発明の名称】 マルチメディア装置

(57) 【要約】

【目的】 剰余する処理能力を有効に利用できるマルチメディア装置を提供することに有る。

【構成】 マルチメディア情報を有する情報記憶手段101と、上記情報記憶手段101からマルチメディア情報を読み出す情報読み出し手段102と、マルチメディア情報を処理する情報分割処理手段103、復号手段104、105、緩衝手段106、107、情報出力手段108、109と、マルチメディア情報を出力する出力装置Dとを備えた、マルチメディア装置において、上記情報読み出し手段102、上記情報分割処理手段103、復号手段104、105、緩衝手段106、107、情報出力手段108、109、上記出力装置Dの負荷状態を検知する負荷検知手段112と、マルチメディア情報の補間又は間引きを行う補間間引き手段113とを備える。



【特許請求の範囲】

【請求項 1】単数或いは複数の情報源からのマルチメディア情報を受け入れる受入手段と、マルチメディア情報を処理する少なくとも 1 つの情報処理手段と、

マルチメディア情報を出力する情報出力手段とを備えた、マルチメディア装置において、上記受入手段、上記情報処理手段、上記情報出力手段のうち少なくとも 1 つの負荷状態を検知する負荷検知手段と、

負荷状態により、マルチメディア情報の補間または間引きを行う補間間引き手段とを備えることを特徴とするマルチメディア装置。

【請求項 2】請求項 1 記載のマルチメディア装置において、

上記負荷の許容範囲を記憶する許容範囲記憶手段と、上記負荷を許容範囲と比較し比較結果を出力可能な負荷比較手段とを備えることを特徴とするマルチメディア装置。

【請求項 3】請求項 1 または 2 記載のマルチメディア装置において、

上記の情報処理手段は、マルチメディア情報を必要に応じ所定のインターリーブ比でデインターリーブする情報分割手段と、マルチメディア情報を復号化する復号手段と、マルチメディア情報を一時的に保持する緩衝手段とを有することを特徴とするマルチメディア装置。

【請求項 4】請求項 1、2 または 3 記載のマルチメディア装置において、

上記補間間引き手段は、負荷量により、上記復号化アルゴリズムを置換するアルゴリズム置換手段を備えることを特徴とするマルチメディア装置。

【請求項 5】請求項 1、2、3 または 4 記載のマルチメディア装置において、

上記補間間引き手段は、上記マルチメディア情報の量子化ビット数、標本化周波数、またはフレームレートのうち少なくとも 1 つを変化させるディジタル調整手段を備えることを特徴とするマルチメディア装置。

【請求項 6】請求項 1、2 または 3 記載のマルチメディア装置において、

各情報処理手段における補間と間引きを所定の比率で相殺する補間間引き相殺手段を備えることを特徴とするマルチメディア装置。

【請求項 7】請求項 1、2、3 または 6 記載のマルチメディア装置において、

リファレンス情報を区別するリファレンス判定手段を有し、

リファレンス情報の間引きを禁止し、他の情報の間引きで代替することを特徴とするマルチメディア装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は流通メディアまたは通信等により与えられるマルチメディア情報を再生するマルチメディア装置に係り、特に負荷変動により高負荷（負荷超過）の発生が考えられる、高品位で多機能なマルチメディア装置に関する。

【0002】

【従来の技術】従来、マルチメディア装置の一種であるテレビ会議システムにおいては、装置の一部に処理速度または伝送速度等の制約があるときは、特定の 1ヶ所で情報の間引きを行なっていた。そのために、マルチメディア装置を構成する他の装置においては、処理能力が余るという問題があった。例えば、映像や音声等を入力装置から入出力し、これらを伝送可能な TV 会議システムにおいては以下のようなことが行なわれているものがある。このシステムは、映像の 1 フレームであるセルを破棄する手段を備え、入力映像の被写体の動きが激しかった場合等に発生する情報量の増大を、送信側の画像符号化手段による画像符号化処理後の情報量等で検知し、上記情報量が所定の値を超えた時に上記セルを破棄する手段を動作させて、情報量が通信回線の回線伝送速度を超過しないようにしている。

【0003】

【発明が解決しようとする課題】上記従来技術は、上記セルの破棄により、その他の情報分割手段や符号・複号手段等内蔵する処理手段の処理能力が剰余し、上記処理能力を有効に用いていない。本発明の目的は、上記剰余する処理能力を有効に利用できるマルチメディア装置を提供することにある。

【0004】

【課題を解決するための手段】上記目的を達成するために、単数或いは複数の情報源からのマルチメディア情報を受け入れる受入手段と、マルチメディア情報を処理する少なくとも 1 つの情報処理手段と、マルチメディア情報を出力する情報出力手段とを備えた、マルチメディア装置において、上記受入手段、上記情報処理手段、上記情報出力手段のうち少なくとも 1 つの負荷状態を検知する負荷検知手段と、負荷状態により、マルチメディア情報の補間または間引きを行う補間間引き手段とを備えることとした。

【0005】

【作用】受入手段は、単数或いは複数の情報源からのマルチメディア情報を受け入れる。情報処理手段は、マルチメディア情報を処理する。上記処理手段の負荷状態の検知結果に従い、補間間引き手段は、所定量の情報を補間または間引きする。情報出力手段は、このマルチメディア情報を出力する。

【0006】

【実施例】以下本発明の実施例を図 1、図 2、図 3、図 4 を用いて説明する。図 1 は本発明を用いたマルチメディア

ィア装置の構成図、図2は負荷検知手段と補間間引き手段によるマルチメディア情報の補間または間引きの動作を示した動作図、図3は情報読み出し手段102のFIFO202とカウンタ205による緩衝動作を示すフローチャート、図4は補間間引き手段113の補間間引き動作の概略を示すフローチャートである。図1に示すように本発明を用いたマルチメディア装置は、補助記憶装置A、デコーダB、パソコンシステムC、出力装置D、情報量制御装置Eを有する。

【0007】補助記憶装置Aは情報記憶手段101、受入手段である情報読みだし手段102、負荷値114を負荷値検知手段112に伝達する負荷値出力経路124、マルチメディア情報115を補間間引き手段113との間でやり取りする入出力経路115とを有する。上記情報記憶手段101はマルチメディア情報を記憶可能な情報記憶媒体で、数百MB以上の情報記憶能力と百数十KB/秒以上の読み出し速度をもつ光ディスク装置である。

【0008】情報読み出し手段102は上記情報記憶手段101に記憶したマルチメディア情報を要求に従い順次読み出し、最高1.5MB/秒程度の転送速度の所定の電気信号列として出力するホストアダプタである。これは、上記情報記憶手段101の情報記憶特性に対応し採用されている記録符号に対応したエイトトゥフォーティ・モジュレーション(8to14モジュレーション、以下EFMと略称)デモジュレータとクロスインターリーブリードソロモンコード(以下CIRCと略称)誤り訂正機能と所定のデスクランブラーを内蔵する。さらに、内蔵するバッファの情報記憶量を負荷値114として負荷値出力経路124に出力可能であり、且つ扱うマルチメディア情報を分割可能な単位毎に入出力経路125を介し入出力可能である。ここで負荷値出力経路124は上記負荷値を伝送する電気信号線、マルチメディア情報入出力経路125は上記マルチメディア情報を伝送する電気信号線で上記負荷値出力経路124は2から8ビット、上記マルチメディア情報入出力経路125は8から32ビットの幅をもつ。

【0009】デコーダBは情報分割手段103、復号手段104、105、負荷値出力経路124、マルチメディア情報入出力経路125を有する。情報分割手段103は上記補助記憶装置A内の情報読み出し手段102の出力するマルチメディア情報を2324バイトを1ブロックとする所定の分割単位ごとに読み込み、上記分割単位内の所定位置の情報に従い上記分割単位内の情報を映像情報、音声情報とその他の情報のいずれであるかを判断し、上記判断結果に対応した出力経路に出力する処理系であり、上記情報読み出し手段102と同様に内蔵するバッファの情報記憶量を負荷値194として負荷値出力経路124に出力可能であり、且つ扱うマルチメディア情報195を分割可能な単位毎にマルチメディア情報

入出力経路125を介し入出力可能である。

【0010】復号手段104、105は上記情報分割手段103の出力する映像情報と音声情報をそれぞれ分離コサイン変換(以下DCTと略称)アルゴリズムと適応差分パルスコードットモデューレーション(以下ADPCMと略称)アルゴリズムに従い復号化する機能を持つ情報処理系であり上記情報分割手段103と同様に内蔵するバッファの情報記憶量を負荷値134、144として負荷値出力経路124に出力可能であり、且つ扱うマルチメディア情報を分割可能な単位毎にマルチメディア情報135、145の入出力経路125を介し入出力可能である。

【0011】パソコンシステムCは緩衝手段106、107、情報出力手段108、109、負荷値出力経路124、マルチメディア情報入出力経路125を有する。緩衝手段106、107は上記デコーダB内の復号手段104、105の出力する映像情報と音声情報を読み込み、上記映像情報は内蔵するVRAM上に、上記音声情報は同様に内蔵する音声バッファに書き込む処理系であり、上記復号手段104、105と同様に内蔵するバッファの情報記憶量を負荷値154、164、174、184として負荷値出力経路124に出力可能であり、且つ扱うマルチメディア情報を分割可能な単位毎にマルチメディア情報155、165、175、185の入出力経路125を介し入出力可能である。

【0012】情報出力手段108、109は上記緩衝手段106、107の内蔵するVRAMと音声バッファから目的の情報を所定の速度で順次読みだし、内蔵するデジタルトゥアナログ変換器(以下DACと略称)でアナログ信号に変換し、映像情報は所定の走査周波数のアナログRGBの映像信号に、音声情報も同様に所定の音声信号に変換し、それぞれ出力する機能を持つ情報処理系であり上記緩衝手段106、107と同様に内蔵するバッファの情報記憶量を負荷値174、184として負荷値出力経路124に出力可能であり、且つ扱うマルチメディア情報を分割可能な単位毎にマルチメディア情報175、185の入出力経路125を介し入出力可能である。

【0013】出力装置Dはモニタ110、スピーカ111を有する。モニタ110は上記パソコンシステムCの情報出力手段108が出力する所定の走査周波数のアナログRGBの映像信号を映像に変換して出力する。スピーカ111は上記パソコンシステムCの情報出力手段109が出力する音声信号を、内蔵する音声増幅器で増幅し出力する。

【0014】情報量制御装置Eは負荷検知手段112、補間間引き手段113、負荷値出力経路124、マルチメディア情報入出力経路125を有する。負荷検知手段112は上記負荷値出力経路124の内容から、上記情報読み出し手段102、情報分割手段103、複合手段

104, 105、緩衝手段106, 107、情報出力手段108, 109のいずれかの上記負荷値114, 194, 134, 144, 154, 164, 174, 184が規定量以上または規定量以下であることを検知する。

【0015】補間間引き手段113は上記負荷検知手段112の検知結果に従い、検知結果の負荷が規定量上限を超過している場合は該当する手段のマルチメディア情報115, 195, 135, 145, 165, 175, 185を1単位、マルチメディア情報入出力経路125を介し間引きを行い、検知結果の負荷が規定量下限未満の場合は該当するユニットのマルチメディア情報を2単位、マルチメディア情報入出力経路125を介して読みだし上記2単位のマルチメディア情報の適切な中間的情報を生成し、上記2単位のマルチメディア情報の間に補間する。

【0016】続いて、図2を用い本発明の負荷検知手段112と補間間引き手段113を、情報読み出し手段103に作用させた動作例を説明する。図中の情報読み出し手段Fは図1における情報記憶手段101と情報分割手段103を接続するホストアダプタで、図中右側から送られるホストからの命令を翻訳する命令翻訳機218を備え、図中左側の情報記憶手段101の所定位置から目的の情報を読みだし、上記ホストに伝送する機能を有し、図示はしていないが上記目的の情報に発生する誤りの低減または訂正を目的とした上記E FMデコーダ、C IRCデコーダ、デスクランブル回路を内蔵する。

【0017】又、上記情報記憶手段101と上記情報分割手段103間の速度合わせを目的としたファーストインファーストアウト・メモリ（以下FIFOと略称）202を備える。さらに、上記FIFOの書き込み可能な単位情報の数量分のカウンタ205を備える。これらの動作を図3により説明する。入力要求があったとき（S31）、FIFOに空きがあるときは（S311）、データ読み込みが行なわれ（S312）、上記カウンタ205は上記FIFOへ1単位の情報が書き込まれたとき備える加算器204により1加算される（S313）。

【0018】出力要求があったとき（S32）、FIFOにデータがあるときは（S321）、データ読み込みが行なわれ（S322）、上記FIFOから1単位の情報が読みだされたとき同様に備える減算器206で1減算される（S323）。上記カウンタ205は備える1比較器207, 0比較器208でカウンタに割り当てられているアドレス範囲の最大値と最小値との比較を定期的に行い、上記カウンタ205の値が最大値と等しい場合上記FIFO202への書き込みを禁止し（S311）、上記カウンタ205の値が最小値と等しい場合上記FIFO202からの読みだしを禁止する（S321）ことで、上記FIFO202のオーバーフローと不正読みだしを事前に防止している。

【0019】負荷検知手段112は上記情報読みだし手

段102内のカウンタ205の記憶値を読みだし、上記FIFOの容量に対応した上記カウンタ205の最大値の80%の値と20%の値とを比較する2つの比較器、4/5比較器209, 1/5比較器210を備える。4/5比較器209, 1/5比較器210は、許容範囲記憶手段および負荷比較手段である。

【0020】補間間引き手段113は連続した2単位の情報を記憶可能なバッファメモリ211, 212と上記バッファメモリ211, 212に記憶された情報を読みだしこの2単位の情報の対応する値の平均を算出し、上記2単位の情報間に挿入可能な1単位の情報を生成する補間情報生成手段216を備える。

【0021】上記補間間引き手段Hが補間間引き行うときの動作手順を図2、4により説明する。上記4/5比較器209の比較結果を読みだし、上記比較結果が上記情報読みだし手段F内のカウンタ205の記憶値が上記カウンタ205の最大値の80%を超えていることを示しているならば、内蔵する経路選択手段214を図示する右側にきり変え上記バッファメモリ212に保持される1単位の情報を破棄経路215経由で破棄する（S41, S42, S43, S441, S4411, S4412, S45, S46, S47）。

【0022】また1/5比較器210の比較結果の読みだしが行われ上記比較結果が上記情報読みだし手段F内のカウンタ205の記憶値が上記カウンタ205の最小値の20%より低いことを示しているならば（S41, S42, S43, S441, S442）、内蔵する経路選択手段214を図示する左側にきり変え（S4421）、上記バッファメモリ211, 212に保持される2単位の情報を上記補間情報生成手段216に読み込み（S4421, S4422）、1単位の補間情報を生成する（S4424）。次に経路選択手段213を図示する上側に切り変えて（S4425）、上記バッファメモリ212, 211の内容を順に上記情報読みだし手段Fに出力する時に上記バッファメモリ212の内容の転送後で上記バッファメモリ211の内容の転送前に一時的に上記経路選択手段213を図示する下側に切り換えて上記1単位の補間情報を上記バッファメモリの2つの内容間に挿入し出力する（S4426, S4427, S4428, S4429, S45, S46, S47）。

【0023】本発明は、以上説明したように構成されているので以下に記載されるような効果を奏する。上記負荷検知手段112は、上記情報読み出し手段102と同様に上記情報分割手段103、上記復号手段104, 105、上記緩衝手段106, 107、上記情報出力手段108, 109などの情報処理手段の負荷状態を検知可能で、補間間引き手段113は上記検知結果に従い適当なマルチメディア情報の生成補間または間引きが可能であるので、処理の必要な情報量の過剰増加を抑制しながら

ら同時に上記情報処理手段で剰余する処理能力を有効に利用でき、標準化や量子化による画質劣化を改善できる。

【0024】以下本発明の第2の実施例を図5、図6、図7を用いて説明する。図5は本発明を用いたマルチメディア装置の構成図、図6は負荷検知手段とアルゴリズム置換手段によるマルチメディア情報の復号アルゴリズムの置換動作を示した動作図、図7は復号手段504、506の入力FIFO603、出力FIFO611とカウンタ601、612によるアルゴリズム置換動作の起動までの概略を示すフローチャートである。図5に示すように本発明を用いたマルチメディア装置は、補助記憶装置I、デコーダJ、パソコンシステムK、出力装置L、処理制御装置Mで構成する。

【0025】補助記憶装置Iは情報記憶手段501、受入手段である情報読みだし手段502で構成する。前記情報記憶手段501はマルチメディア情報を記憶可能な情報記憶媒体で、数百MB以上の情報記憶能力と百数十KB/秒以上の読み出し速度をもつ光ディスク装置である。情報読み出し手段502は前記情報記憶手段501に記憶したマルチメディア情報を要求に従い順次読み出し、最高1.5MB/秒程度の転送速度の所定の電気信号列として出力するホストアダプタであり、前記情報記憶媒体の情報記憶特性に対応し採用されている記録符号に対応したエイトトゥーフォーティ・モジュレーション(8to14モジュレーション、以下EFMと略称)デモジュレータとクロスインターリーブリードソロモンコード(以下CIRCと略称)誤り訂正機能と所定のデスクランブラーを内蔵する。

【0026】デコーダJは情報分割手段505、復号手段504、506、負荷値転送経路507、511、アルゴリズム503、506の転送経路522、523を有する。情報分割手段505は前記補助記憶手段I内の情報読み出し手段502の出力するマルチメディア情報を2324バイトを1ブロックとする所定の分割単位ごとに読み込み、該分割単位内の所定位置の情報に従い前記分割単位内の情報を映像情報、音声情報とその他の情報のいずれであるかを判断し、該判断結果に対応した転送経路に出力する処理系である。

【0027】復号手段504、506は前記情報分割手段505の出力する映像情報と音声情報をそれぞれ分離コサイン変換(以下DCTと略称)の高速アルゴリズムと適応差分パルスコードモジュレーション(以下ADPCMと略称)アルゴリズムに従い復号化する機能を持つ情報処理系であり、内蔵する入出力バッファの情報記憶量を負荷値507、511として負荷値転送経路523に出力可能であり、且つ用いる復号アルゴリズムをアルゴリズム転送経路522を介し置換可能である。

【0028】パソコンシステムKは緩衝手段510、513、情報出力手段514、515で構成する。緩衝手

段510、513は前記デコーダJ内の復号手段504、506の出力する映像情報と音声情報を読み込み、前記映像情報は内蔵するVRAM上に、前記音声情報は同様に内蔵する音声バッファに書き込む処理系である。情報出力手段514、515は前記緩衝手段510、513の内蔵するVRAMと音声バッファから目的の情報を所定の速度で順次読みだし、内蔵するデジタルトゥアナログ変換器(以下DACと略称)でアナログ信号に変換し、映像情報は所定の走査周波数のアナログRGBの映像信号に、音声情報も同様に所定の音声信号に変換し、それぞれ出力する機能を持つ情報処理系である。

【0029】出力装置Lはモニタ518、スピーカ519で構成する。モニタ518は前記パソコンシステムKの情報出力手段514が出力する所定の走査周波数のアナログRGBの映像信号を映像に変換して出力する。スピーカ519は前記パソコンシステムKの情報出力手段515が出力する音声信号を内蔵する音声増幅器で増幅し出力する。

【0030】処理制御装置Mは負荷検知手段509、アルゴリズム置換手段517、負荷値転送経路523、アルゴリズム503、512の転送経路522で構成する。負荷検知手段509は前記負荷値511、507の内容から、前記復号手段504、506のいずれかの前記負荷値が規定量以上又は規定量以下であることを検知する。

【0031】アルゴリズム置換手段517は前記負荷検知手段509の検知結果に従い、検知結果の負荷が規定量を超過している場合は該当する復号手段の復号アルゴリズム・プログラムを、備えるアルゴリズム・プログラムの内現使用中の物より一段階負荷の低いアルゴリズム・プログラムで置換する。

【0032】また前記検知結果の負荷が規定量未満の場合は該当する復号手段の復号アルゴリズム・プログラムを、備えるアルゴリズム・プログラムの内現使用中の物より一段階負荷の重いアルゴリズム・プログラムで置換する。

【0033】続いて、図6を用い本発明の負荷検知手段509とアルゴリズム置換手段517を、復号手段504、506に作用させた動作例を説明する。図中の復号手段504、506は図5における情報分割手段505と緩衝手段510、513との間に位置するユニットで、図中左側の情報分割手段505で分割した映像あるいは音声情報を受け取る。そして復号部608で所定の処理を行なった後前記緩衝手段510、513に出力する。前記所定の処理とは図6に示すVLD(バリエブル・レンジ・デコーダ、ハフマンテーブル605を用いるハフマンデコーダの略称、以下略称(VLD)を使用する)604、逆量子化テーブル607を用いる逆量子化606、IDCT(インバーテッド・ディスクリット

10

20

30

40

50

・コサイン・トランスフォーム、逆離散余弦変換、以下略称 (IDCT) を使用する) 609 である。

【0034】又、前記情報分割手段505と前記復号手段504、506、あるいは前記復号手段504、506と前記緩衝手段510、513との間の速度合わせを目的とした入出力ファーストインファーストアウト・メモリ (以下FIFOと略称) 603、611を備え、前記FIFOの書き込み可能な単位情報の数量分のカウンタ、入力FIFOカウンタ601、出力FIFOカウンタ612を備え、該カウンタ601、612は前記FIFOへ1単位の情報が書き込まれたとき備える加算器により1加算され、前記FIFOから1単位の情報が読みだされたとき同様に備える減算器で1減算される。前記カウンタ601、612は備える比較器で最大値と最小値との比較を定期的に行い、前記カウンタ601、612の値が最大値と等しい場合前記FIFO603、611への書き込みを禁止し、前記カウンタ601、612の値が最小値と等しい場合前記FIFO603、611からの読みだしを禁止する事で、前記FIFO603、611のオーバーフローと不正読みだしを禁止している。

【0035】負荷検知手段509は前記復号手段504、506内のカウンタ601、612の値を読みだし、前記カウンタ601、612の値を比較する比較器602を備える。

【0036】アルゴリズム置換手段517は複数の復号アルゴリズム・プログラムを保持可能なメモリ613と、前記復号手段504、506のIDCT610で使用中の前記復号アルゴリズム・プログラムのバージョン・ナンバーを記憶するアルゴリズムレジスタ614を備える。

【0037】前記アルゴリズム置換手段517がアルゴリズム置換を行なうときの動作手順は、前記比較器602の比較結果を読みだし、該比較結果が前記入力FIFOカウンタ601 \times 0.8>前記出力FIFOカウンタ612であるならば、内蔵する前記アルゴリズムレジスタ614に記憶される前記復号アルゴリズム・プログラムのバージョン・ナンバー (n) より1段階処理量の少ない前記復号アルゴリズム・プログラム (m) を前記転送経路522、523経由で転送し、前記復号手段504、506の前記復号アルゴリズム・プログラムを書換える。

【0038】また前記比較器602の比較結果の読みだしが行われ該比較結果が前記入力FIFOカウンタ601<前記出力FIFOカウンタ612 \times 0.8であるならば、内蔵する前記アルゴリズムレジスタ614に記憶される前記復号アルゴリズム・プログラムのバージョン・ナンバー (n) より1段階処理量の多い前記復号アルゴリズム・プログラム (o) を前記復号アルゴリズム・プログラム転送経路503、512、516経由で転送

し、前記復号手段504、506の前記復号アルゴリズム・プログラムを書換える。

【0039】次に、図7を用い前記復号手段504、506の前記入力FIFO603、前記出力FIFO611とカウンタ601、612によるアルゴリズム置換動作起動までの動作の概略を説明する。前記動作は示すフローチャートの最上部のSTARTから開始し、初期設定の後 (S71)、前記入力FIFO603の前記カウンタ601の値が閾値th未満で (S72)、前記出力FIFO611の前記カウンタ612の値が閾値thを超える場合 (S73)、割込み可能な時刻を待ち (S74) 1段階重いアルゴリズムをロードし (S75)、アルゴリズムレジスタ614をインクリメントする (S76)。前記入力FIFO603のカウンタ601の値が閾値thを越え (S72)、前記出力FIFO611の前記カウンタ612の値が閾値th未満の場合 (S78)、割込み可能な時刻を待ち (S79) 1段階軽いアルゴリズムをロードし (S80)、アルゴリズムレジスタ614をデクリメントする (S81)。以上の状態以外の場合は処理を行なわない。

【0040】本発明は、以上説明したように構成されているので以下に記載されるような効果を奏する。

【0041】前記負荷検知手段509は、前記復号手段504、506の負荷状態を検知可能で、アルゴリズム置換手段517は前記検知結果に従い適当な復号アルゴリズム・プログラムに置換が可能であるので、処理の必要な情報量の過剰増加を抑制しながら同時に前記情報処理手段で剰余する処理能力を有効に利用でき、標本化や量子化による画質劣化を改善できる。

【0042】以下本発明の第3の実施例を図8、図9、図10を用いて説明する。図8は本発明を用いたマルチメディア装置の構成図、図9は負荷検知手段と情報変換手段によるマルチメディア情報の変換の動作を示した動作図、図10は情報変換手段832の情報変換動作の概略を示すフローチャートである。図8に示すように本発明を用いたマルチメディア装置は、補助記憶装置Q、デコーダR、パソコンシステムS、出力装置T、情報変換装置Uを有する。

【0043】補助記憶装置Qは情報記憶手段801、受入手段である情報読みだし手段802、負荷値804の転送を行なう負荷値転送経路842、マルチメディア情報803の転送経路841を有する。前記情報記憶手段801はマルチメディア情報を記憶可能な情報記憶媒体で、数百MB以上の情報記憶能力と百数十KB/秒以上の読み出し速度をもつ光ディスク装置である。

【0044】情報読み出し手段802は前記情報記憶手段801に記憶したマルチメディア情報を要求に従い順次読み出し、最高1.5MB/秒程度の転送速度の所定の電気信号列として出力するホストアダプタであり、前記情報記憶媒体の情報記憶特性に対応し採用されている

記録符号に対応したエイトトゥーフォーティ・モデュレーション（8 to 14モデュレーション、以下EFMと略称）デモジュレータとクロスインターリーブリードソロモンコード（以下CIRCと略称）誤り訂正機能と所定のデスクランブラーを内蔵し、内蔵するバッファの情報記憶量を負荷値として負荷値転送経路842に出力可能であり、且つ扱うマルチメディア情報を分割可能な単位毎にマルチメディア情報の転送経路841を介し入出力可能である。ここで負荷値転送経路842は前記負荷値を伝送する電気信号線、マルチメディア情報の転送経路は前記マルチメディア情報を伝送する電気信号線で前記負荷値転送経路842は2から8ビット、前記マルチメディア情報の出力経路841は8から32ビットの幅をもつ。

【0045】デコーダRは情報分割手段806、復号手段809、813、負荷値807、811、814の負荷値転送経路842、マルチメディア情報805、808、812の転送経路841を有する。情報分割手段806は前記補助記憶装置Q内の情報読み出し手段802の出力するマルチメディア情報を2324バイトを1ブロックとする所定の分割単位ごとに読み込み、該分割単位内の所定位置の情報に従い前記分割単位内の情報を映像情報、音声情報とその他の情報のいずれであるかを判断し、該判断結果に対応した出力経路に出力する処理系であり、前記情報読み出し手段802と同様に内蔵するバッファの情報記憶量を負荷値807として負荷値転送経路842に出力可能であり、且つ扱うマルチメディア情報を分割可能な単位毎にマルチメディア情報805の転送経路841を介し入出力可能である。

【0046】復号手段809、813は前記情報分割手段806の出力する映像情報と音声情報をそれぞれ分離コサイン変換（以下DCTと略称）アルゴリズムと適応差分パルスコードットモデュレーション（以下ADPCMと略称）アルゴリズムに従い復号化する機能を持つ情報処理系であり前記情報分割手段806と同様に内蔵するバッファの情報記憶量を負荷値811、814として負荷値転送経路842に出力可能であり、且つ扱うマルチメディア情報を分割可能な単位毎にマルチメディア情報808、812の転送経路841を介し入出力可能である。

【0047】パソコンシステムSは緩衝手段816、819、情報出力手段822、825、負荷値817、820、823、826の負荷値転送経路842、マルチメディア情報815、818、821、824の転送経路841を有する。緩衝手段816、819は前記デコーダR内の復号手段809、813の出力する映像情報と音声情報を読み込み、前記映像情報は内蔵するVRAM上に、前記音声情報は同様に内蔵する音声バッファに書き込む処理系であり、前記復号手段809、813と同様に内蔵するバッファの情報記憶量を負荷値81

7、820として負荷値転送経路842に出力可能であり、且つ扱うマルチメディア情報を分割可能な単位毎にマルチメディア情報815、818の転送経路841を介し入出力可能である。

【0048】情報出力手段822、825は前記緩衝手段816、819の内蔵するVRAMと音声バッファから目的の情報を所定の速度で順次読みだし、内蔵するDACでアナログ信号に変換し、映像情報は所定の走査周波数のアナログRGBの映像信号に、音声情報も同様に所定の音声信号に変換し、それぞれ出力する機能を持つ情報処理系であり前記緩衝手段816、819と同様に内蔵するバッファの情報記憶量を負荷値817、820として負荷値転送経路842に出力可能であり、且つ扱うマルチメディア情報を分割可能な単位毎にマルチメディア情報815、818の転送経路841を介し入出力可能である。

【0049】出力装置Tはモニタ827、スピーカ828を有する。モニタ827は前記パソコンシステムSの情報出力手段822が出力する所定の走査周波数のアナログRGBの映像信号を映像に変換して出力する。スピーカ828は前記パソコンシステムSの情報出力手段825が出力する音声信号を内蔵する音声増幅器で増幅し出力する。

【0050】情報変換装置Uは負荷検知手段830、情報変換手段832、負荷値804、807、811、814、817、820、823、826の負荷値入力経路842、マルチメディア情報803、805、808、812、815、818、821、824の転送経路841を有する。負荷検知手段830は前記負荷値転送経路842の内容から、前記情報読み出し手段802、情報分割手段806、復号手段809、813、緩衝手段816、819、情報出力手段822、825のユニットのいずれかの前記負荷値が規定量以上又は規定量以下であることを検知する。

【0051】情報変換手段832は前記負荷検知手段830の検知結果に従い、検知結果の負荷が規定量上限を超過している場合は該当するユニットのマルチメディア情報を1単位、マルチメディア情報転送経路831を介し読み込みフレームレート、又は標準化周波数、あるいは量子化ビット数を低くする。

【0052】前記検知結果の負荷が規定量下限未満の場合は該当するユニットのマルチメディア情報を1単位、マルチメディア情報803、805、808、812、815、818、821、824の転送経路841を介して読み込み、フレームレート、又は標準化周波数、あるいは量子化ビット数を高くする。

【0053】続いて、図9を用い本発明の負荷検知手段830と情報変換手段832を、情報読み出し手段802に作用させた動作例を説明する。図中の情報読み出し手段802は図8における情報記憶手段801と情報分

割手段806を接続するホストアダプタで、図中右側から送られるホストからの命令を翻訳する命令翻訳機907を備え、図中左側の情報記憶手段801の所定位置から目的の情報を読みだし、前記ホストに伝送する機能を有し、図示はしていないが前記目的の情報に発生する誤りの低減又は訂正を目的とした前記E F Mデコーダ、C I R Cデコーダ、デスクランブル回路を内蔵する。

【0054】又、前記情報記憶手段801と前記情報分割手段806間の速度合わせを目的としたファーストインファーストアウト・メモリ（以下F I F Oと略称）909を備え、前記F I F Oの書き込み可能な単位情報の数量分のカウンタ905を備え、該カウンタ905は前記F I F Oへ1単位の情報が書き込まれたとき備える加算器902により1加算され、前記F I F Oから1単位の情報が読みだされたとき同様に備える減算器910で1減算される。前記カウンタ905は備える比較器903、911で最大値と最小値との比較を定期的に行い、前記カウンタ905の値が最大値と等しい場合前記F I F O904への書き込みを禁止し、前記カウンタ905の値が最小値と等しい場合前記F I F O904からの読みだしを禁止する事で、前記F I F O904のオーバーフローと不正読みだしを禁止している。

【0055】負荷検知手段830は前記情報読みだし手段V内のカウンタ905の記憶値を読みだし、前記F I F Oの容量に対応した前記カウンタ905の最大値の80%の値と20%の値とを比較する2つの比較器、4/5比較器906、1/5比較器908を備える。4/5比較器906、1/5比較器908は、許容範囲記憶手段および負荷比較手段である。

【0056】情報変換手段832は1単位のマルチメディア情報のフレームレート、又は標準化周波数、あるいは量子化ビット数を変換可能なディジタル調整手段913と、該ディジタル調整手段913に前記マルチメディア情報のフレームレート、又は標準化周波数、あるいは量子化ビット数を高くするのか、低くするのかを指定し制御する動作制御手段914とを備える。

【0057】前記情報変換手段832が情報変換を行うときの動作手順は、前記比較器906、908の比較結果を読みだし、該比較結果が前記情報読みだし手段802内のカウンタ905の記憶値が前記カウンタ905の最大値の80%を超えていることを示しているならば、内蔵する経路選択手段909を図示する下側に切り換え前記バッファメモリ904に保持される1単位の前記マルチメディア情報を前記情報変換手段に転送しフレームレート、又は標準化周波数、あるいは量子化ビット数を低くし、出力する。

【0058】また前記比較器906、908の比較結果の読みだしが行われ該比較結果が前記情報読みだし手段802内のカウンタ905の記憶値が前記カウンタ905の最小値の20%より低いことを示しているならば、

内蔵する経路選択手段909を図示する下側に切り換え前記バッファメモリ904に保持される1単位の前記マルチメディア情報を前記情報変換手段に転送しフレームレート、又は標準化周波数、あるいは量子化ビット数を高くし、出力する。

【0059】次に、図10を用い前記情報読みだし手段802の前記F I F O904とカウンタ905、比較器906、908によるマルチメディア情報変換動作起動までの動作の概略を説明する。前記動作は示すフローチャートの最上部のSTARTから開始し、初期設定の後（S101）、前記マルチメディア情報の入力要求が有り（S102）、前記F I F O904が空き容量有りの場合（S103）、前記情報記憶手段801から1単位のマルチメディア情報を読みだし（S104）、前記F I F Oに記憶後、前記カウンタ905をインクリメントする（S105）。前記マルチメディア情報の出力要求が有り前記F I F O904に入っていて（S106）、前記カウンタ905の値が前記カウンタの最大値の80%を超えている場合（S107）、前記F I F O904から1単位のマルチメディア情報を前記情報変換手段913に転送しフレームレート、又は標準化周波数、あるいは量子化ビット数を低くし（S109）、出力後（S110）、前記カウンタ905をデクリメントする（S111）。前記マルチメディア情報の出力要求が有り前記F I F O904に入っていて（S107）、前記カウンタ905の値が前記カウンタの最大値の20%未満の場合（S112）、前記F I F O904から1単位のマルチメディア情報を前記情報変換手段913に転送しフレームレート、又は標準化周波数、あるいは量子化ビット数を高くし（S113）、出力後（S110）、前記カウンタ905をデクリメントする（S111）。

【0060】以上の状態以外の場合は処理を行なわない。

【0061】本発明は、以上説明したように構成されているので以下に記載されるような効果を奏する。

【0062】前記負荷検知手段830は、前記情報読みだし手段802、前記情報分割手段806、前記復号手段809、813、前記緩衝手段816、819、前記情報出力手段822、825の負荷状態を検知可能で、前記情報変換手段914は前記検知結果に従い前記マルチメディア情報を適当な情報量に変換可能であるので、処理の必要な前記マルチメディア情報の過剰な増加を抑制しながら同時に前記各処理手段で剰余する処理能力を有効に利用でき、標準化や量子化による画質劣化を改善できる。

【0063】以下本発明の図4の実施例を図11、図12、図13を用いて説明する。図11は本発明を用いたマルチメディア装置の構成図、図12は負荷検知手段と補間間引き手段によるマルチメディア情報の補間間引き動作を示した動作図、図13は負荷検知手段1136、

fの登録エリア1217、相殺検索手段1218によるマルチメディア情報の補間間引き動作の起動までの概略を示すフローチャートである。図11に示すように本発明を用いたマルチメディア装置は、補助記憶装置a、デコーダb、パソコンシステムc、出力装置d、情報量制御装置eで構成する。

【0064】補助記憶装置aは情報記憶手段1101、受入手段である情報読みだし手段1103、負荷値1104の負荷値転送経路1141、マルチメディア情報の転送経路11401102で構成する。前記情報記憶手段1101はマルチメディア情報を記憶可能な情報記憶媒体で、数百MB以上の情報記憶能力と百数十KB/秒以上の読み出し速度をもつ光ディスク装置である。

【0065】情報読み出し手段1104は前記情報記憶手段1101に記憶したマルチメディア情報を要求に従い順次読み出し、最高1.5MB/秒程度の転送速度の所定の電気信号列として出力するホストアダプタであり、前記情報記憶媒体の情報記憶特性に対応し採用されている記録符号に対応したエイトトゥフォーティ・モデュレーション(8to14モデュレーション、以下EFMと略称)デモジュレータとクロスインターリーブリードソロモンコード(以下CIRCと略称)誤り訂正機能と所定のデスクランブラーを内蔵し、内蔵するバッファの情報記憶量を負荷値として負荷値1104の負荷値転送経路1141に出力可能であり、且つ扱うマルチメディア情報を分割可能な単位毎にマルチメディア情報1102の転送経路1140を介し入出力可能である。ここで負荷値1104の負荷値転送経路1141は前記負荷値を伝送する電気信号線、マルチメディア情報1102の転送経路1140は前記マルチメディア情報を伝送する電気信号線で前記負荷値転送経路1104は2から8ビット、前記マルチメディア情報1102の転送経路1140は8から32ビットの幅をもつ。

【0066】デコーダbは情報分割手段1106、復号手段1109、1112、負荷値1107、1110、1113の負荷値転送経路1141、マルチメディア情報1105、1108、1111の転送経路1140で構成する。前記情報分割手段1106は前記補助記憶手段a内の情報読み出し手段1103の出力するマルチメディア情報を2324バイトを1ブロックとする所定の分割単位ごとに読み込み、該分割単位内の所定位置の情報に従い前記分割単位内の情報を映像情報、音声情報とその他の情報のいずれであるかを判断し、該判断結果に対応した出力経路に出力する処理系であり、前記情報読み出し手段1103と同様に内蔵するバッファの情報記憶量を負荷値として負荷値1107の負荷値転送経路1141に出力可能であり、且つ扱うマルチメディア情報を分割可能な単位毎にマルチメディア情報1105の転送経路1140を介し入出力可能である。

【0067】復号手段1109、1112は前記情報分

割手段1106の出力する映像情報と音声情報をそれぞれ分離コサイン変換(以下DCTと略称)アルゴリズムと適応差分パルスコードットモデュレーション(以下ADPCMと略称)アルゴリズムに従い復号化する機能を持つ情報処理系であり前記情報分割手段1106と同様に内蔵するバッファの情報記憶量を負荷値として負荷値1110、1113の負荷値転送経路1141に出力可能であり、且つ扱うマルチメディア情報を分割可能な単位毎にマルチメディア情報1108、1111の転送経路1140を介し入出力可能である。

【0068】パソコンシステムcは緩衝手段1115、1118、情報出力手段1121、1124、負荷値の負荷値転送経路11411116、1119、1122、1125、マルチメディア情報の転送経路11401114、1117、1120、1123で構成する。緩衝手段1115、1118は前記デコーダb内の複号手段1109、1112の出力する映像情報と音声情報を読み込み、前記映像情報は内蔵するVRAM上に、前記音声情報は同様に内蔵する音声バッファに書き込む処理系であり、前記復号手段1109、1112同様に内蔵するバッファの情報記憶量を負荷値として負荷値1116、1119の負荷値転送経路1141に出力可能であり、且つ扱うマルチメディア情報を分割可能な単位毎にマルチメディア情報1114、1117の転送経路1140を介し入出力可能である。

【0069】情報出力手段1121、1124は前記緩衝手段1115、1118の内蔵するVRAMと音声バッファから目的の情報を所定の速度で順次読みだし、内蔵するデジタルトゥアナログ変換器(以下DACと略称)でアナログ信号に変換し、映像情報は所定の走査周波数のアナログRGBの映像信号に、音声情報も同様に所定の音声信号に変換し、それぞれ出力する機能を持つ情報処理系であり前記緩衝手段1115、1118と同様に内蔵するバッファの情報記憶量を負荷値として負荷値1122、1125の負荷値転送経路1141に出力可能であり、且つ扱うマルチメディア情報を分割可能な単位毎にマルチメディア情報1120、1123の転送経路1140を介し入出力可能である。

【0070】出力装置dはモニタ1126、スピーカ1127で構成する。モニタ1126は前記パソコンシステムcの情報出力手段1121が出力する所定の走査周波数のアナログRGBの映像信号を映像に変換して出力する。スピーカ1127は前記パソコンシステムcの情報出力手段1124が出力する音声信号を内蔵する音声増幅器で増幅し出力する。

【0071】情報量制御装置eは負荷検知手段1136、補間間引き手段1138、負荷値1104、1107、1110、1113、1116、1119、1122、1125の負荷値転送経路1141、マルチメディア情報1102、1105、1108、1111、11

14, 1117, 1120, 1123の転送経路1140で構成する。負荷検知手段1136は前記負荷値1104, 1107, 1110, 1113, 1116, 1119, 1122, 1125の負荷値転送経路1141の内容から、前記情報読み出し手段1103、情報分割手段1106、復号手段1109, 1112、緩衝手段1115, 1118、情報出力手段1121, 1124のユニットのいずれかの前記負荷値が規定量以上又は規定量以下であることを検知する。

【0072】補間間引き手段1138は前記負荷検知手段1136の検知結果に従い、検知結果の負荷が規定量上限を超過している場合は該当するユニットのマルチメディア情報を1単位、マルチメディア情報1102, 1105, 1108, 1111, 1114, 1117, 1120, 1123の転送経路1140を介し間引きを行い、検知結果の負荷が規定量下限未満の場合は該当するユニットのマルチメディア情報を2単位、マルチメディア情報の転送経路1140を介して読みだし前記2単位のマルチメディア情報の適切な中間的情報を生成し、前記2単位のマルチメディア情報の間に補間する。負荷検知手段1136と補間間引き手段1138とは補間間引き相殺手段を構成する。

【0073】続いて、図12を用い本発明の負荷検知手段1136と補間間引き手段1138を動作させた動作例を説明する。

【0074】負荷検知手段1136は前記情報読みだし手段1103、情報分割手段1106、復号手段1109, 1112、緩衝手段1115, 1118、情報出力手段1121, 1124の備えるFIFOのカウンタの値を読みだし、前記FIFOの容量に対応した前記カウンタの最大値の80%の値と20%の値とを比較する2つの比較器1201~1216をそれぞれ備える。比較器1201~1216は、許容範囲記憶手段および負荷記憶手段である。また前記比較器1201~1216の比較結果の3状態、つまり4/5以上、4/5未満1/5以上、1/5未満のどれかを登録するメモリ空間の登録エリア1217を備え、図示する縦に連続する3つの矩形に前記4/5以上、4/5未満1/5以上、1/5未満の3状態を対応させ、図示する丸印の位置で記憶するイメージを機能させる。図示するデフォルトの中間位置つまり前記4/5未満1/5以上の場合はそのまま、前記4/5以上の場合は下の位置、前記1/5以下の場合は上の位置に、図示する丸印を移動させるイメージである。

【0075】相殺検索手段1218は、隣接する登録エリア1217での登録状況を順次読み込み、内部で比較し前後の非均一な状態つまり隣接する前の登録エリアの登録が前記4/5以上、後の登録エリアの登録が前記1/5以下の状態の場合、または前記状態の逆の場合、隣接する両者を相殺しいずれも前記4/5未満1/5以上

の状態に登録訂正する。

【0076】補間間引き手段1138は連続した2単位の情報を記憶可能なバッファメモリ1219, 1220と該バッファメモリ1219, 1220に記憶された情報を読みだしこの2単位の情報の対応する値の平均を算出し、前記2単位の情報間に挿入可能な1単位の情報を生成する補間情報生成手段1224を備える。

【0077】前記補間間引き手段1138が補間間引きを行うときの動作手順は、前記登録エリア1217の内容を読みだし、該内容が前記4/5以上つまり前記FIFOのカウンタの最大値の80%を超えていることを示しているならば、内蔵する経路選択手段1222を図示する右側にきり変え前記バッファメモリ1220に保持される1単位の情報を破棄経路1223経由で破棄する。また前記内容が前記4/5以上つまり前記FIFOのカウンタの最小値の20%より低いことを示しているならば、内蔵する経路選択手段1222を図示する左側にきり変え前記バッファメモリ1219, 1220に保持される2単位の情報を前記補間情報生成手段1224に読み込み1単位の補間情報を生成し、次に経路選択手段1221を図示する上側に切り変えて前記バッファメモリ1220, 1219の内容を順に出力する時に前記バッファメモリ1220の内容の転送後で前記バッファメモリ1219の内容の転送前に一時的に前記経路選択手段1221を図示する下側に切り換えて前記1単位の補間情報を前記バッファメモリの2内容間に挿入し出力する。

【0078】次に、図13を用い負荷検知手段1136, fの登録エリア1217、相殺検索手段1218によるマルチメディア情報の補間間引き動作の起動までの動作の概略を説明する。前記動作は示すフローチャートの最上部のSTARTから開始し、初期設定の後(S131)、前記FIFOの前記カウンタの値を読みだし(S132)、前記比較器1201~1216による比較結果つまり各ユニットの負荷状態を、前記登録エリア1217に登録後(S133)、前記相殺検索手段1218で相殺可能な組合せの検索と相殺を行ない(S134)、前記相殺後の各ユニットの負荷状態に応じ扱うマルチメディア情報の間引き補間を行なう(S135)。以上の処理は終了の要求が有るまで継続され(S136)、前記各ユニットの負荷値が変化したときに再び適切な間引き補間を求め行なう。

【0079】本発明は、以上説明したように構成されているので以下に記載されるような効果を奏する。

【0080】前記相殺検索手段1217は、前記情報読みだし手段1103、前記情報分割手段1106、前記復号手段1109, 1112、前記緩衝手段1115, 1118、前記情報出力手段1121, 1124などの情報処理手段の負荷状態の前後関係から系全体として不要な補間間引きを削減可能であるので、標本化や量

子化による画質劣化を改善できる。

【0081】以下本発明の第5の実施例を図14、図15、図16を用いて説明する。図14は本発明を用いたマルチメディア装置の構成図、図15は負荷検知手段と補間間引き手段によるマルチメディア情報の補間又は間引きの動作を示した動作図、図16は補間間引き手段の補間間引き動作の概略を示すフローチャートである。図14に示すように本発明を用いたマルチメディア装置は、補助記憶装置h、デコーダi、パソコンシステムj、出力装置k、情報量制御装置lで構成する。

【0082】補助記憶装置hは情報記憶手段1401、受入手段である情報読みだし手段1402、負荷値1404の負荷値転送経路1441、マルチメディア情報1403の転送経路1440で構成する。前記情報記憶手段1401はマルチメディア情報を記憶可能な情報記憶媒体で、数百MB以上の情報記憶能力と百数十KB/秒以上の読み出し速度をもつ光ディスク装置である。

【0083】情報読み出し手段1402は前記情報記憶手段1401に記憶したマルチメディア情報を要求に従い順次読み出し、最高1.5MB/秒程度の転送速度の所定の電気信号列として出力するホストアダプタであり、前記情報記憶媒体の情報記憶特性に対応し採用されている記録符号に対応したエイトトゥフォーティ・モジュレーション(8to14モジュレーション、以下EFMと略称)デモジュレータとクロスインターリーブリードソロモンコード(以下CIRCと略称)誤り訂正機能と所定のデスクランブラーを内蔵し、内蔵するバッファの情報記憶量を負荷値として負荷値1404の負荷値転送経路1441に出力可能であり、且つ扱うマルチメディア情報を分割可能な単位毎にマルチメディア情報1403の転送経路1440を介し入出力可能である。ここで負荷値1404の負荷値転送経路1441は前記負荷値を伝送する電気信号線、マルチメディア情報の転送経路1440は前記マルチメディア情報を伝送する電気信号線で前記負荷値1404の負荷値転送経路1441は2から8ビット、前記マルチメディア情報の転送経路1440は8から32ビットの幅をもつ。

【0084】デコーダiは情報分割手段1406、復号手段1409、1412、負荷値1407、1410、1413の負荷値転送経路1441、マルチメディア情報1405、1408、1411の転送経路1440で構成する。情報分割手段1406は前記補助記憶装置h内の情報読み出し手段1402の出力するマルチメディア情報を2324バイトを1ブロックとする所定の分割単位ごとに読み込み、該分割単位内の所定位置の情報に従い前記分割単位内の情報を映像情報、音声情報とその他の情報のいずれであるかを判断し、該判断結果に対応した出力経路に出力する処理系であり、前記情報読み出し手段1402と同様に内蔵するバッファの情報記憶量を負荷値として負荷値の負荷値転送経路1441に出力

可能であり、且つ扱うマルチメディア情報を分割可能な単位毎にマルチメディア情報1405の転送経路1440を介し入出力可能である。

【0085】複号手段1409、1412は前記情報分割手段1406の出力する映像情報と音声情報をそれぞれ分離コサイン変換(以下DCTと略称)アルゴリズムと適応差分パルスコードットモジュレーション(以下ADPCMと略称)アルゴリズムに従い復号化する機能を持つ情報処理系であり前記情報分割手段1406と同様に内蔵するバッファの情報記憶量を負荷値として負荷値1410、1413の負荷値転送経路1441に出力可能であり、且つ扱うマルチメディア情報を分割可能な単位毎にマルチメディア情報1408、1411の転送経路1440を介し入出力可能である。

【0086】パソコンシステムjは緩衝手段1415、1418、情報出力手段1421、1424、負荷値1416、1419、1422、1425の負荷値転送経路1441、マルチメディア情報1414、1417、1420、1423の転送経路1440で構成する。緩衝手段1415、1418は前記デコーダi内の複号手段1409、1412の出力する映像情報と音声情報を読み込み、前記映像情報は内蔵するVRAM上に、前記音声情報は同様に内蔵する音声バッファに書き込む処理系であり、前記復号手段1409、1412と同様に内蔵するバッファの情報記憶量を負荷値として負荷値1416、1419の負荷値転送経路1441に出力可能であり、且つ扱うマルチメディア情報を分割可能な単位毎にマルチメディア情報1414、1417の転送経路1440を介し入出力可能である。

【0087】情報出力手段1421、1424は前記緩衝手段1415、1418の内蔵するVRAMと音声バッファから目的の情報を所定の速度で順次読みだし、内蔵するデジタルトゥアナログ変換器(以下DACと略称)でアナログ信号に変換し、映像情報は所定の走査周波数のアナログRGBの映像信号に、音声情報も同様に所定の音声信号に変換し、それぞれ出力する機能を持つ情報処理系であり前記緩衝手段1415、1418と同様に内蔵するバッファの情報記憶量を負荷値1422、1425として負荷値の負荷値転送経路1441に出力可能であり、且つ扱うマルチメディア情報を分割可能な単位毎にマルチメディア情報1420、1423の転送経路1440を介し入出力可能である。

【0088】出力装置kはモニタ1426、スピーカ1427で構成する。モニタ1426は前記パソコンシステムjの情報出力手段1421が出力する所定の走査周波数のアナログRGBの映像信号を映像に変換して出力する。スピーカ1427は前記パソコンシステムjの情報出力手段1424が出力する音声信号を内蔵する音声増幅器で増幅し出力する。

【0089】情報量制御装置lは負荷検知手段142

9、補間間引き手段1432、リファレンス判定手段であるキーフレーム判別手段1430、負荷値1404、1407、1410、1413、1416、1419、1422、1425の負荷値転送経路1441、マルチメディア情報1403、1405、1408、1411、1414、1417、1420、1423の転送経路1440で構成する。負荷検知手段1429は前記負荷値1404、1407、1410、1413、1416、1419、1422、1425の負荷値転送経路1441の内容から、前記情報読み出し手段1402、情報分割手段1406、復号手段1409、1412、緩衝手段1415、1418、情報出力手段1421、1424のユニットのいずれかの前記負荷値が規定量以上又は規定量以下であることを検知する。

【0090】補間間引き手段1432は前記負荷検知手段1429の検知結果に従い、検知結果の負荷が規定量上限を超過している場合は該当するユニットのマルチメディア情報を1単位、前記キーフレーム判別手段1431でキーフレームでないことを確認後、マルチメディア情報1403、1405、1408、1411、1414、1417、1420、1423の転送経路1440を介し間引きを行い、検知結果の負荷が規定量下限未満の場合は該当するユニットのマルチメディア情報を2単位、マルチメディア情報1403、1405、1408、1411、1414、1417、1420、1423の転送経路1440を介して読みだし前記2単位のマルチメディア情報の適切な中間的情報を生成し、前記2単位のマルチメディア情報の間に補間する。

【0091】続いて、図15を用い本発明の負荷検知手段1429と補間間引き手段1432とキーフレーム判別手段1431を、情報読み出し手段1402に作用させた動作例を説明する。図中の情報読み出し手段1402は図14における情報記憶手段1401と情報分割手段1406を接続するホストアダプタで、図中右側から送られるホストからの命令を翻訳する命令翻訳機1507を備え、図中左側の情報記憶手段1401の所定位置から目的の情報を読みだし、前記ホストに伝送する機能を有し、図示はしていないが前記目的の情報に発生する誤りの低減又は訂正を目的とした前記E FMデコーダ、CIRCデコーダ、デスクランブル回路を内蔵する。

【0092】又、前記情報記憶手段1401と前記情報分割手段1406間の速度合わせを目的としたファーストインファーストアウト・メモリ（以下FIFOと略称）1504を備え、前記FIFOの書き込み可能な単位情報の数量分のカウンタ1505を備え、該カウンタ1505は前記FIFOへ1単位の情報が書き込まれたとき備える+1加算器1502により1加算され、前記FIFOから1単位の情報が読みだされたとき同様に備える-1減算器1520で1減算される。前記カウンタ1505は備える1比較器1503、0比較器1521

で最大値と最小値との比較を定期的に行い、前記カウンタ1505の値が最大値と等しい場合前記FIFO1504への書き込みを禁止し、前記カウンタ1505の値が最小値と等しい場合前記FIFO1504からの読みだしを禁止する事で、前記FIFO1505のオーバーフローと不正読みだしを事前に防止している。

【0093】負荷検知手段1429は前記情報読みだし手段1402内のカウンタ1505の記憶値を読みだし、前記FIFOの容量に対応した前記カウンタ1505の最大値の80%の値と20%の値とを比較する2つの比較器、4/5比較器1503、1/5比較器1521を備える。4/5比較器1503、1/5比較器1521は、許容範囲記憶手段および負荷比較手段である。

【0094】補間間引き手段1432は前記マルチメディア情報の転送経路1440経由で転送されるマルチメディア情報が時間的に隣接するマルチメディア情報によってリファレンスとなる情報を含有しているキーフレームであるかどうかを判断するキーフレーム判別手段1431と、連続した2単位の情報を記憶可能なバッファメモリ1514、1515と該バッファメモリ1514、1515に記憶された情報を読みだしこの2単位の情報の対応する値の平均を算出し、前記2単位の情報間に挿入可能な1単位の情報を生成する補間情報生成手段1519を備える。

【0095】前記補間間引き手段1432が補間間引きを行うときの動作手順は、前記比較器1506の比較結果を読みだし、該比較結果が前記情報読みだし手段1402内のカウンタ1505の記憶値が前記カウンタ1505の最大値の80%を超えていることを示し、前記キーフレーム判別手段1431の判別結果がキーフレームでないことを示しているならば、内蔵する経路選択手段1517を図示する右側にきり変え1単位の情報を破棄経路1518経由で破棄する。

【0096】また前記比較器1508の比較結果の読みだしが行われ該比較結果が前記情報読みだし手段1402内のカウンタ1505の記憶値が前記カウンタ1505の最小値の20%より低いことを示しているならば、内蔵する経路選択手段1517を図示する左側にきり変え前記バッファメモリ1514、1515に保持される2単位の情報を前記補間情報生成手段1519に読み込み1単位の補間情報を生成し、次に経路選択手段1516を図示する上側に切り変えて前記バッファメモリ1514、1515の内容を順に前記情報読みだし手段1402に出力する時に前記バッファメモリ1504の内容の転送後で前記バッファメモリ1515の内容の転送前に一時的に前記経路選択手段1516を図示する下側に切り換えて前記1単位の補間情報を前記バッファメモリの2内容間に挿入し出力する。

【0097】次に、図16を用い前記情報読みだし手段1402の前記FIFO1504とカウンタ1505に

よるアルゴリズム置換動作起動までの動作の概略を説明する。前記動作はフローチャートの最上部のSTARTから開始し、初期設定の後(S161)、前記FIFO1504に前記マルチメディア情報の入力要求が有り(S162)前記FIFO1504が空き容量有りの場合(S163)前記マルチメディア情報を1単位読み込み(S164)カウンタ1505をインクリメントする(S165)。

【0098】前記FIFO1504に前記マルチメディア情報の出力要求が有り(S166)前記FIFO1504が入っていて(S167)前記比較器1506の比較結果が4/5以上で(S168)前記FIFO内の出力に割り当てられている前記マルチメディア情報がキーフレームであるとき(S169)前記マルチメディア情報を1単位そのまま出力し(S173)次のマルチメディア情報を間引きし(S173, S174, S170, S171)カウンタ1505を2デクリメントする(S172)。

【0099】前記FIFO1504に前記マルチメディア情報の出力要求が有り(S166)前記FIFO1504が入っていて(S167)前記比較器1506の比較結果が4/5以上で(S168)前記FIFO内の出力に割り当てられている前記マルチメディア情報がキーフレームでないとき(S169)前記マルチメディア情報を1単位間引きし(S170)カウンタ1505をデクリメントする(S172)。

【0100】前記FIFO1504に前記マルチメディア情報の出力要求が有り(S166)前記FIFO1504が入っていて(S167)前記比較器1508の比較結果が1/5以下であるとき(S175)前記マルチメディア情報を1単位補間し(S176)前記マルチメディア情報を出力後(S171)カウンタ1505をデクリメントする(S172)。

【0101】以上の状態以外の場合は処理を行なわない。

【0102】本発明は、以上説明したように構成されているので以下に記載されるような効果を奏する。

【0103】前記キーフレーム判別手段1522の判別結果に従い適当なマルチメディア情報の生成補間又は間引きが可能であるので、オリジナルに近い情報を持ち隣接フレームのリファレンスに用いる事が可能なキーフレームの間引きを回避でき、従来の無差別的間引きによる画質劣化を改善できる。

【0104】

【発明の効果】本発明によれば、剰余する処理能力を有効に利用できるマルチメディア装置を提供することができる。

【図面の簡単な説明】

【図1】本発明を用いた第1の実施例のマルチメディア装置の構成図である。

【図2】負荷検知手段と補間間引き手段によるマルチメディア情報の補間又は間引きの動作を示した動作図である。

【図3】情報読み出し読出手段FのFIFO202とカウンタ205による緩衝動作を示すフローチャートである。

【図4】補間間引き手段Hの補間間引き動作を示すフローチャートである。

【図5】本発明を用いたマルチメディア装置の第2の実施例の構成図である。

【図6】負荷検知手段とアルゴリズム置換手段による復号アルゴリズム・プログラムの置換の動作を示した説明図である。

【図7】アルゴリズム置換手段517の復号アルゴリズム・プログラムの置換動作を示すフローチャートである。

【図8】本発明を用いたマルチメディア装置の第3の実施例の構成図である。

【図9】負荷検知手段と情報変換手段によるマルチメディア情報の変換の動作を示した動作図である。

【図10】情報変換手段832の情報変換動作を示すフローチャートである。

【図11】本発明を用いたマルチメディア装置の第4の実施例の構成図である。

【図12】負荷検知手段と補間間引き手段によるマルチメディア情報の補間又は間引きの動作を示した動作図である。

【図13】負荷検知手段fと補間間引き手段Hの補間間引き動作を示すフローチャートである。

【図14】本発明を用いたマルチメディア装置の第5の実施例の構成図である。

【図15】負荷検知手段と補間間引き手段とキーフレーム判別手段によるマルチメディア情報の補間又は間引きの動作を示した動作図である。

【図16】補間間引き手段oの補間間引き動作を示すフローチャートである。

【符号の説明】

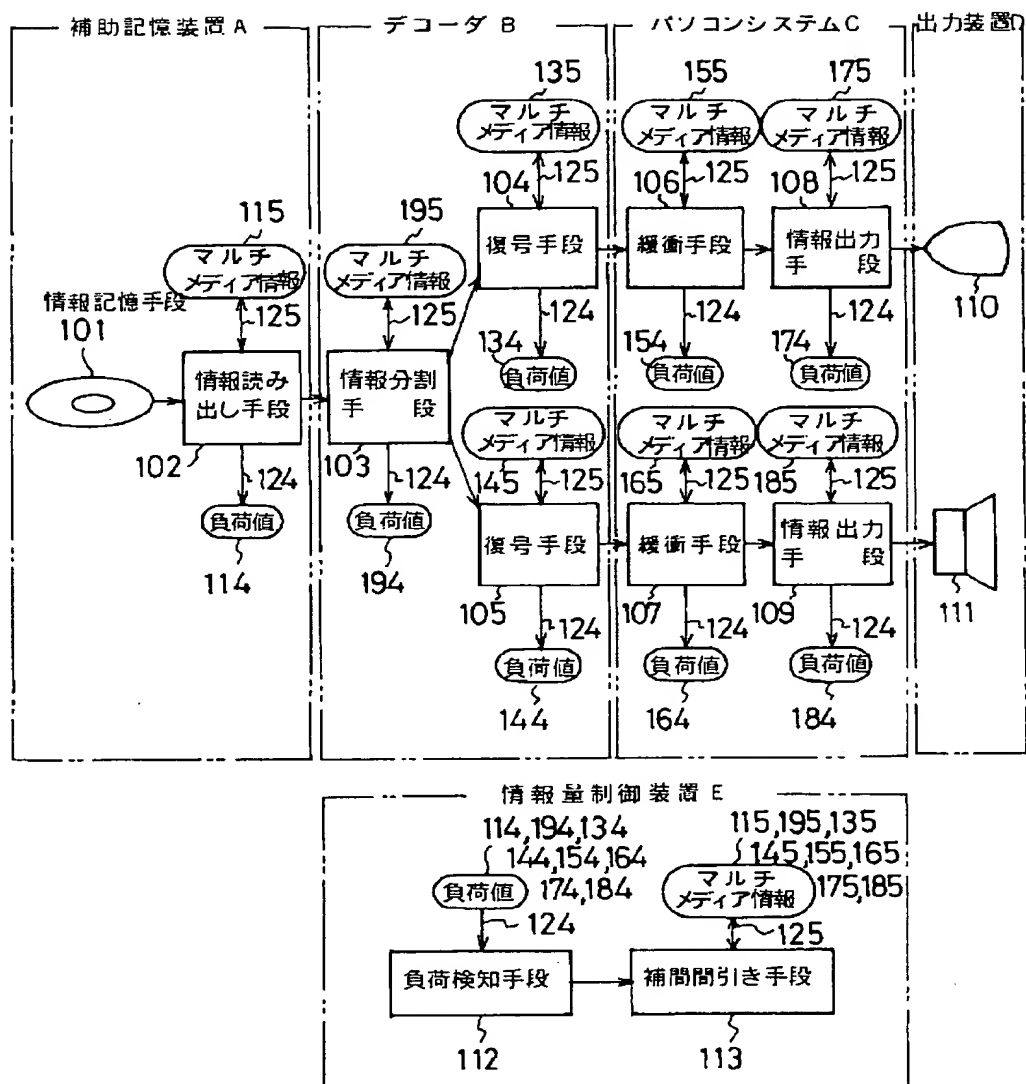
101・・・情報記憶手段、102・・・情報読みだし手段、103・・・情報分割手段、104, 105・・・復号手段、106, 107・・・緩衝手段、108, 109・・・情報出力手段、110・・・モニタ、111・・・スピーカ、112・・・負荷検知手段、113・・・補間間引き手段、124・・・負荷値出力経路、125・・・入出力経路、201・・・情報転送経路、202・・・ファーストインファーストアウトメモリ(FIFO)、203・・・機能選択手段、204・・・加算器、205・・・カウンタ、206・・・減算器、207・・・1比較器、208・・・0比較器、209・・・4/5比較器、210・・・1/5比較器、211, 212・・・バッファメモリ、213, 21

4・・・経路選択手段、215・・・情報破棄経路、216・・・補間情報生成手段、501・・・情報記憶手段、502・・・情報読みだし手段、522・・・転送経路、523・・・負荷値転送経路、504、506・・・復号手段、505・・・情報分割手段、507、511・・・負荷値、509・・・負荷検知手段、510、513・・・緩衝手段、514、515・・・情報出力手段、517・・・アルゴリズム置換手段、518・・・モニタ、519・・・スピーカ、601・・・入力FIFOカウンタ、602・・・比較器、603・・・入力FIFO、604・・・バリアブル・レンジス・デコーダ（ハフマンデコーダ）、605・・・ハフマンテーブル、606・・・逆量子化器、607・・・逆量子化テーブル、608・・・復号部、609・・・逆離散余弦変換器、610・・・アルゴリズム転送経路、611・・・出力FIFO、612・・・出力FIFOカウンタ、613・・・メモリ、614・・・アルゴリズムレジスタ、801・・・情報記憶手段、802・・・情報読みだし手段、803、805、808、812、815、818、821、824、831・・・マルチメディア情報、841・・・転送経路、804、807、811、814、817、820、823、826、829・・・負荷値、842・・・負荷値転送経路、806・・・情報分割手段、809、813・・・復号手段、816、819・・・緩衝手段、822、825・・・情報出力手段、827・・・モニタ、828・・・スピーカ、830・・・負荷検知手段、832・・・情報変換手段、901、912・・・命令転送経路、902・・・加算器、903・・・1比較器、904・・・FIFO、905・・・カウンタ、906・・・4/5比較器、907・・・命令翻訳機、908・・・1/5比較器、909・・・経路選択手段、910・・・減算器、911・・・0比較器、913・・・ディジタル調整手段、914・・・動作制御手段、1101・・・情報記憶手段、1102、1105、1108、1111、1114、1117、1120、112*

* 3・・・マルチメディア情報、1103・・・情報読みだし手段、1104、1107、1110、1113、1116、1119、1122、1125、・・・負荷値、1106・・・情報分割手段、1109、1112・・・復号手段、1115、1118・・・緩衝手段、1121、1124・・・情報出力手段、1126・・・モニタ、1127・・・スピーカ、1136・・・負荷検知手段、1138・・・補間間引き手段、1140・・・転送経路、1141・・・負荷値転送経路、1201～1216・・・比較器、1217・・・登録エリア、1218・・・相殺検索手段、1219、1220・・・バッファメモリ、1221、1222・・・経路選択手段、1223・・・情報破棄経路、1224・・・補間情報生成手段、1401・・・情報記憶手段、1402・・・情報読みだし手段、1403、1405、1408、1411、1414、1417、1420、1423、1430・・・マルチメディア情報、1404、1407、1410、1413、1416、1419、1422、1425・・・負荷値、1406・・・情報分割手段、1409、1412・・・復号手段、1415、1418・・・緩衝手段、1421、1424・・・情報出力手段、1426・・・モニタ、1427・・・スピーカ、1429・・・負荷検知手段、1431・・・キーフレーム判別手段、1432・・・補間間引き手段、1440・・・転送経路、1441・・・負荷値転送経路、1501、1509・・・情報転送経路、1502・・・加算器、1503・・・1比較器、1504・・・ファーストインファーストアウトメモリ（FIFO）、1505・・・カウンタ、1506・・・4/5比較器、1507・・・命令翻訳機、1508・・・1/5比較器、1510・・・経路選択手段、1511・・・減算器、1512・・・0比較器、1513・・・キーフレーム判別手段、1514、1515・・・バッファメモリ、1516、1517・・・経路選択手段、1518・・・情報破棄経路、1519・・・補間情報生成手段。

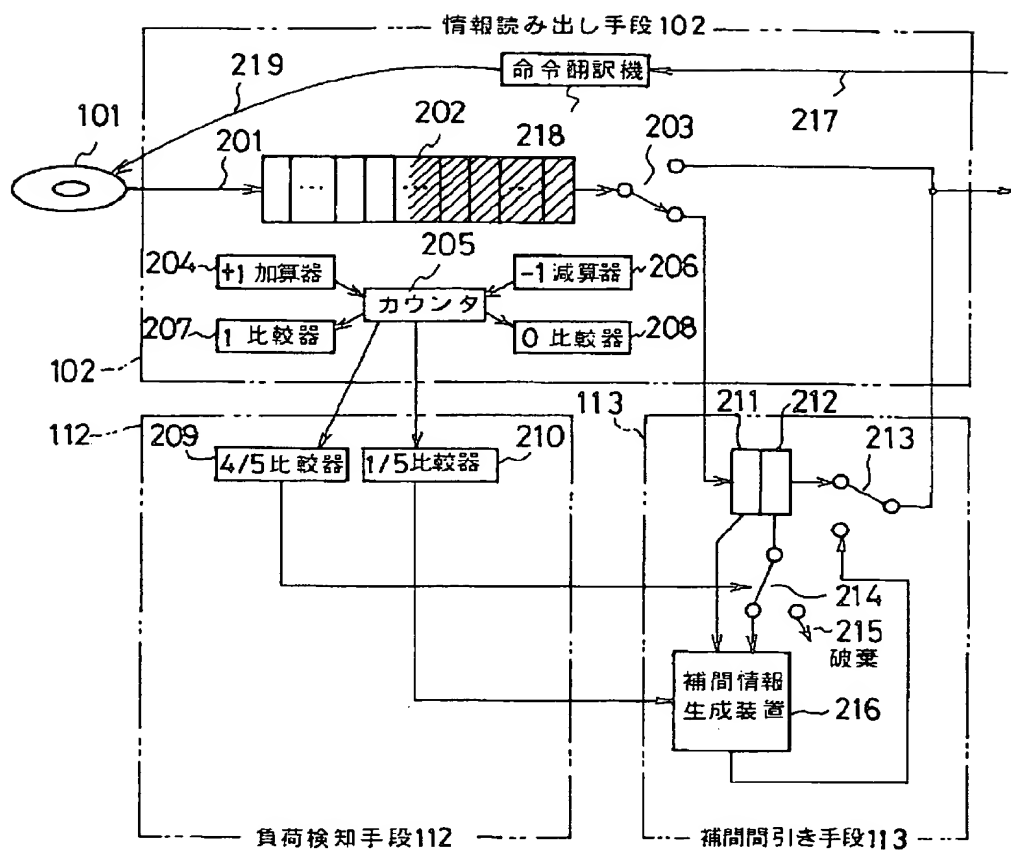
【図1】

図 1



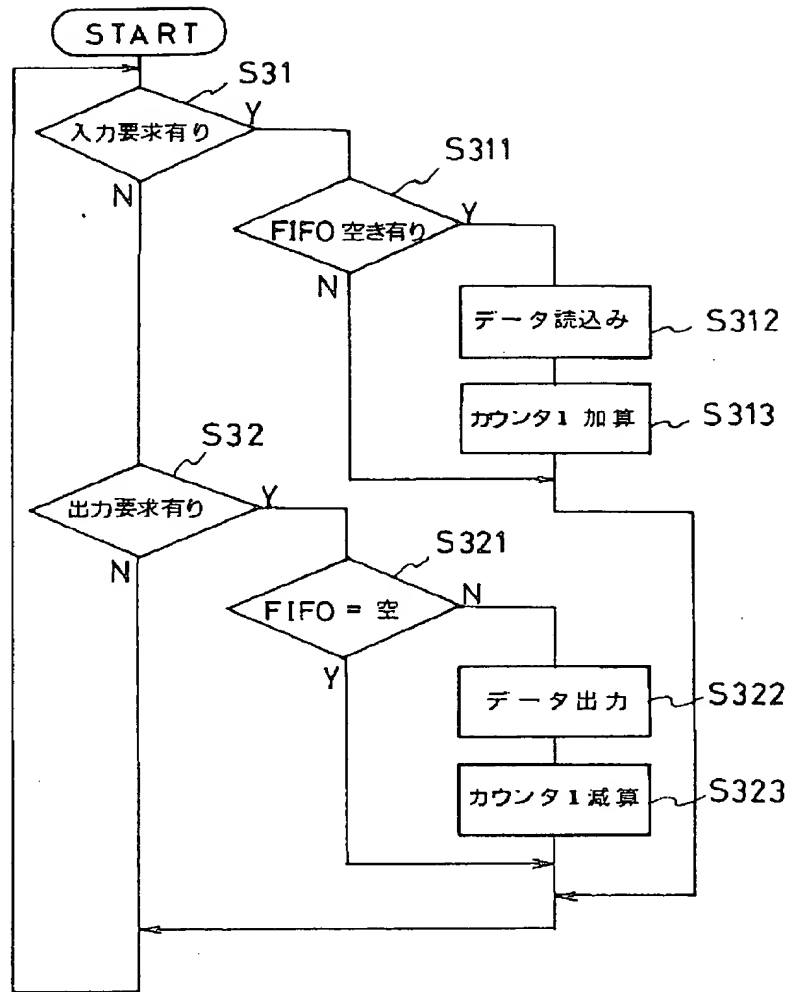
【図2】

図2



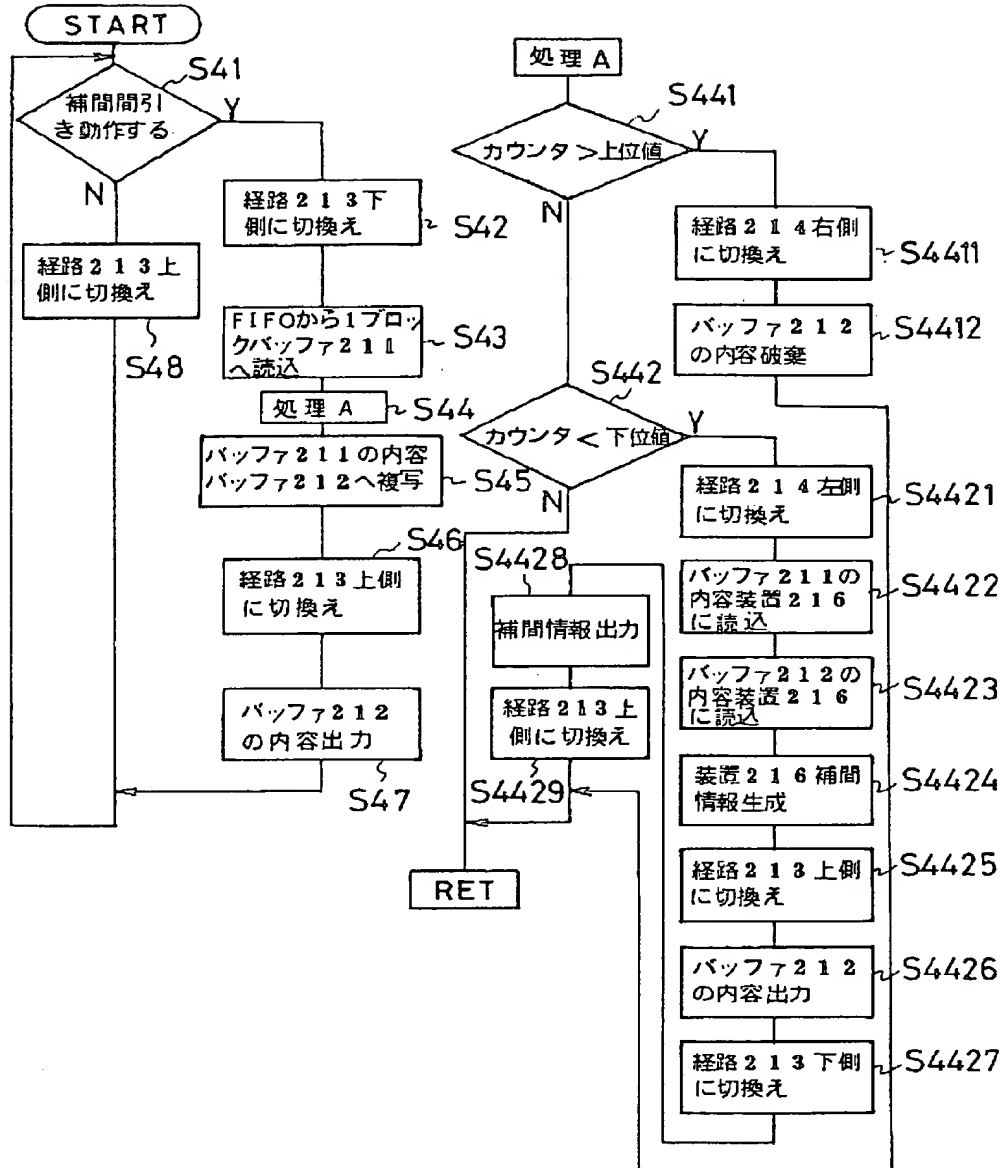
【図 3】

図 3



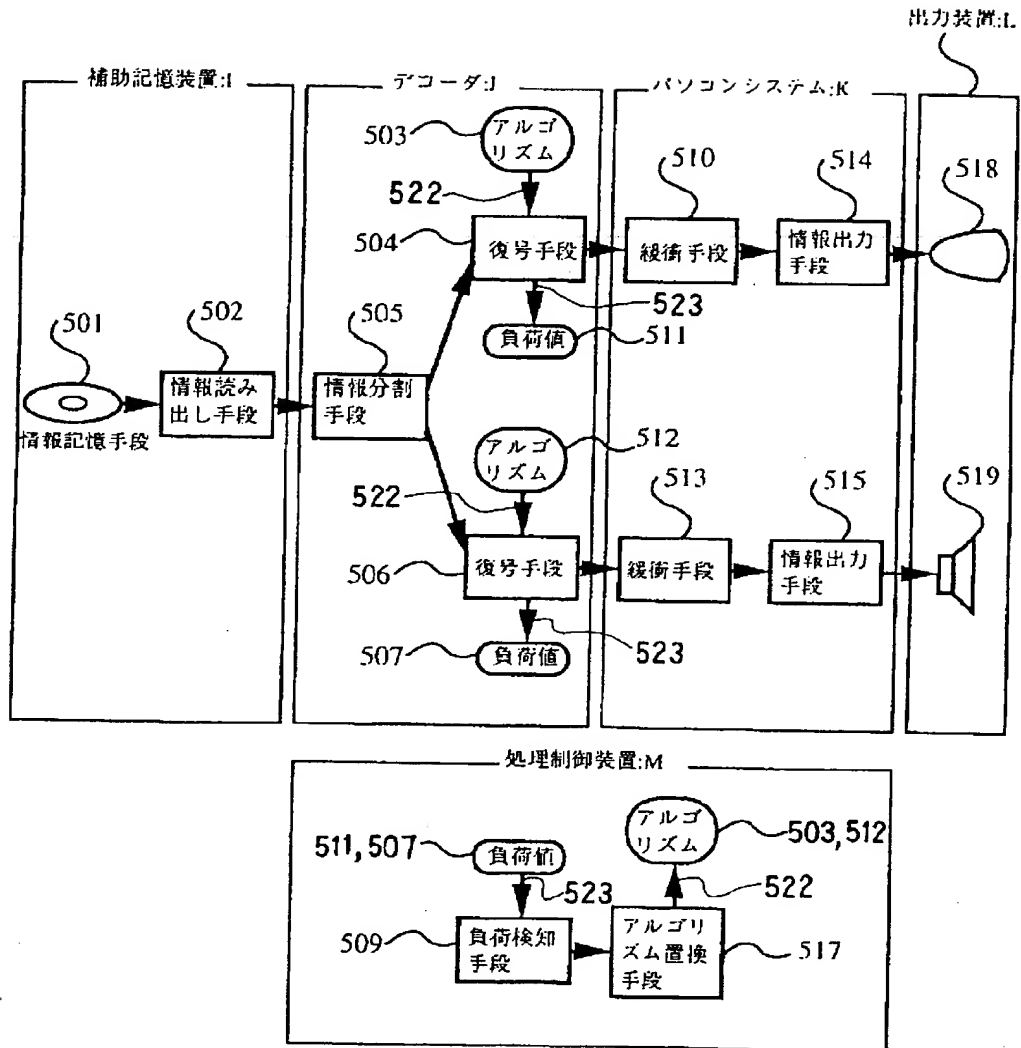
【図 4】

図 4



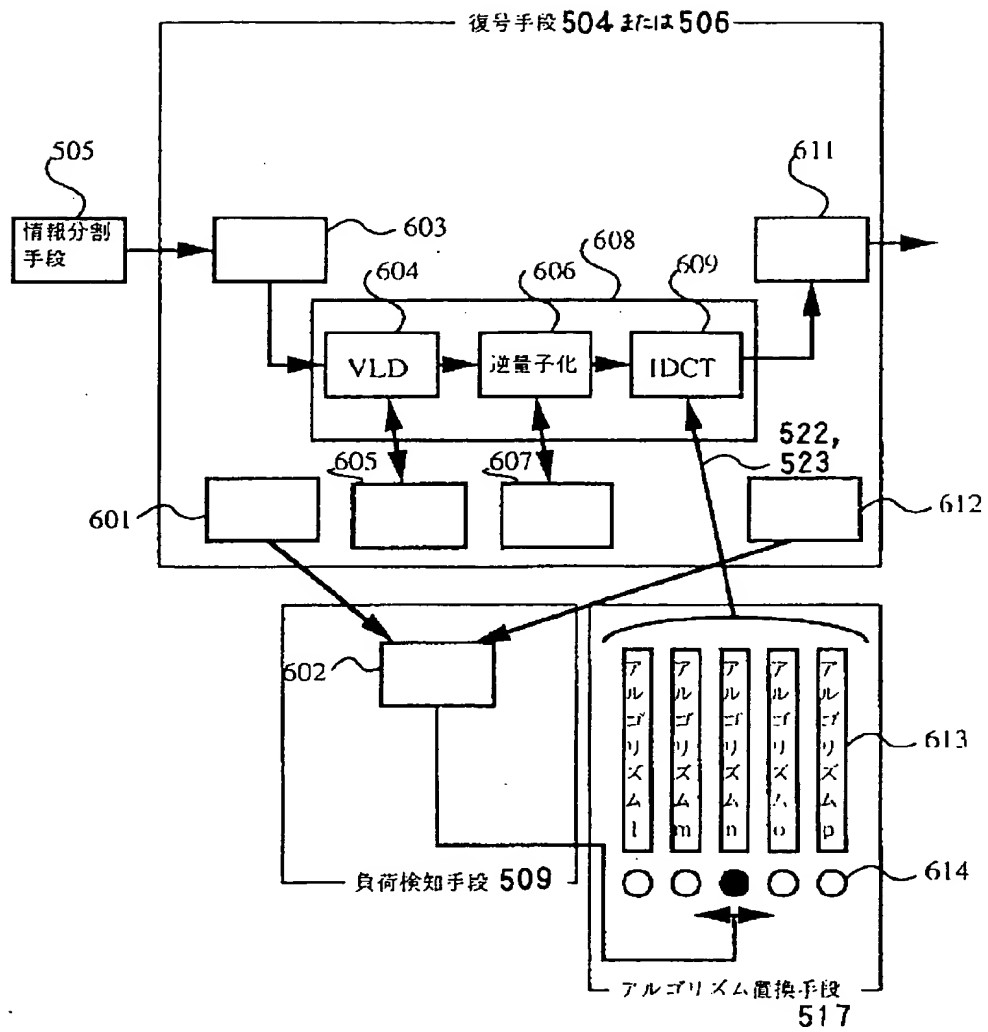
【図 5】

図 5



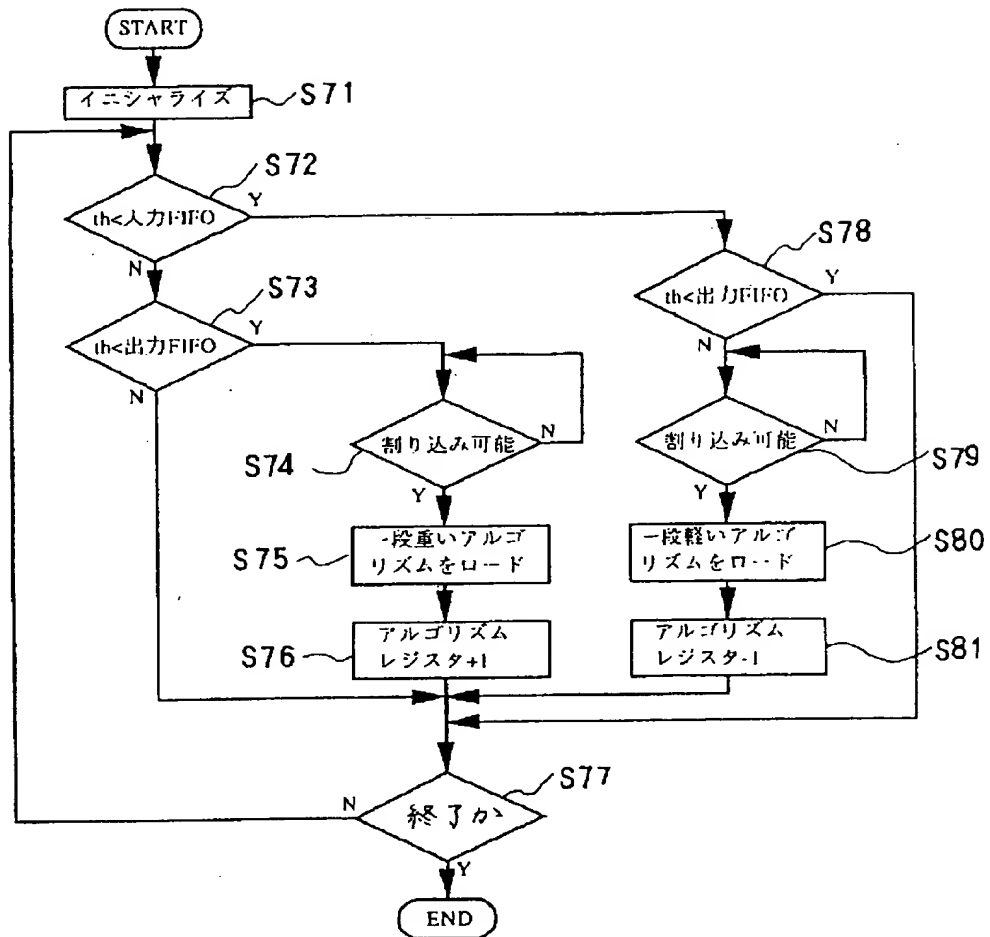
【図6】

図6

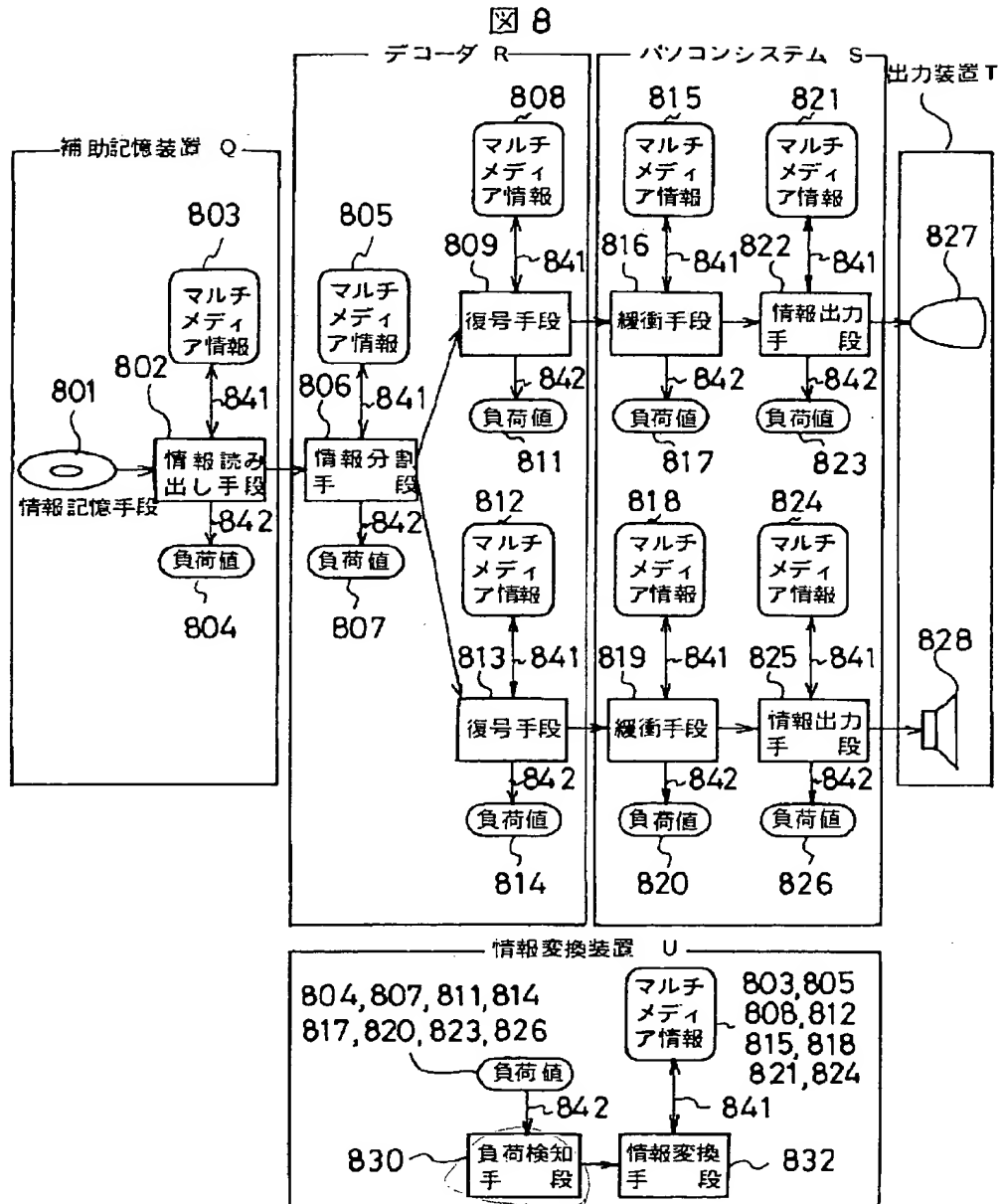


【图 7】

图 7

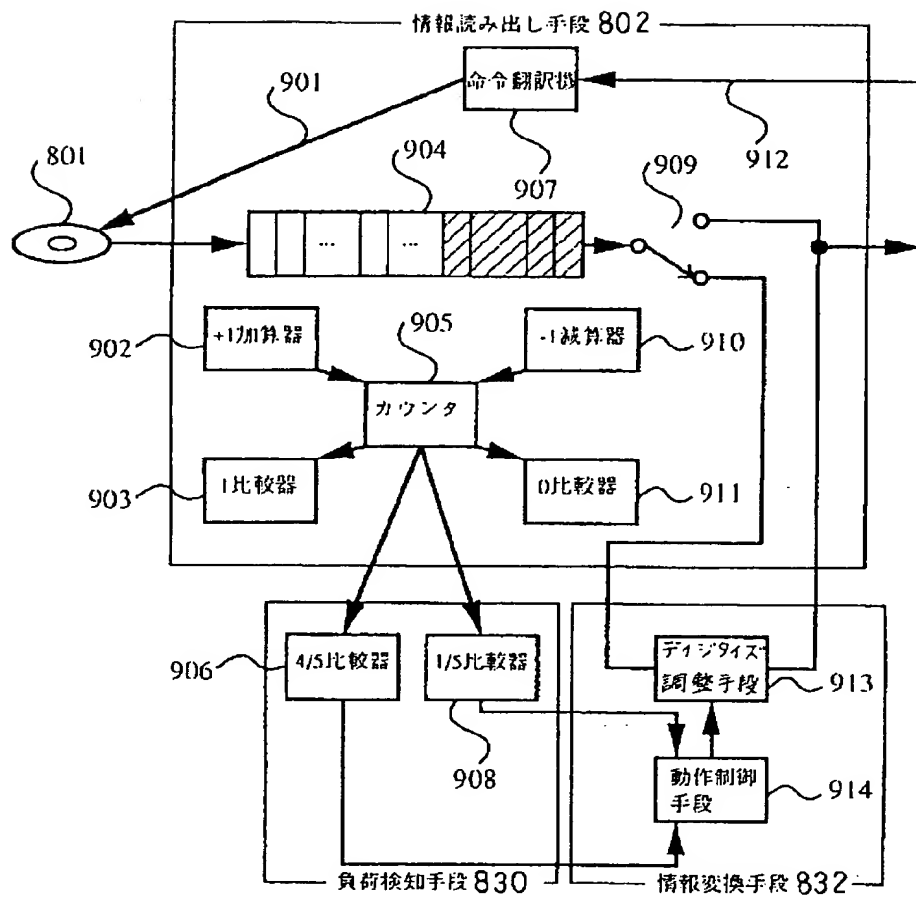


【図 8】



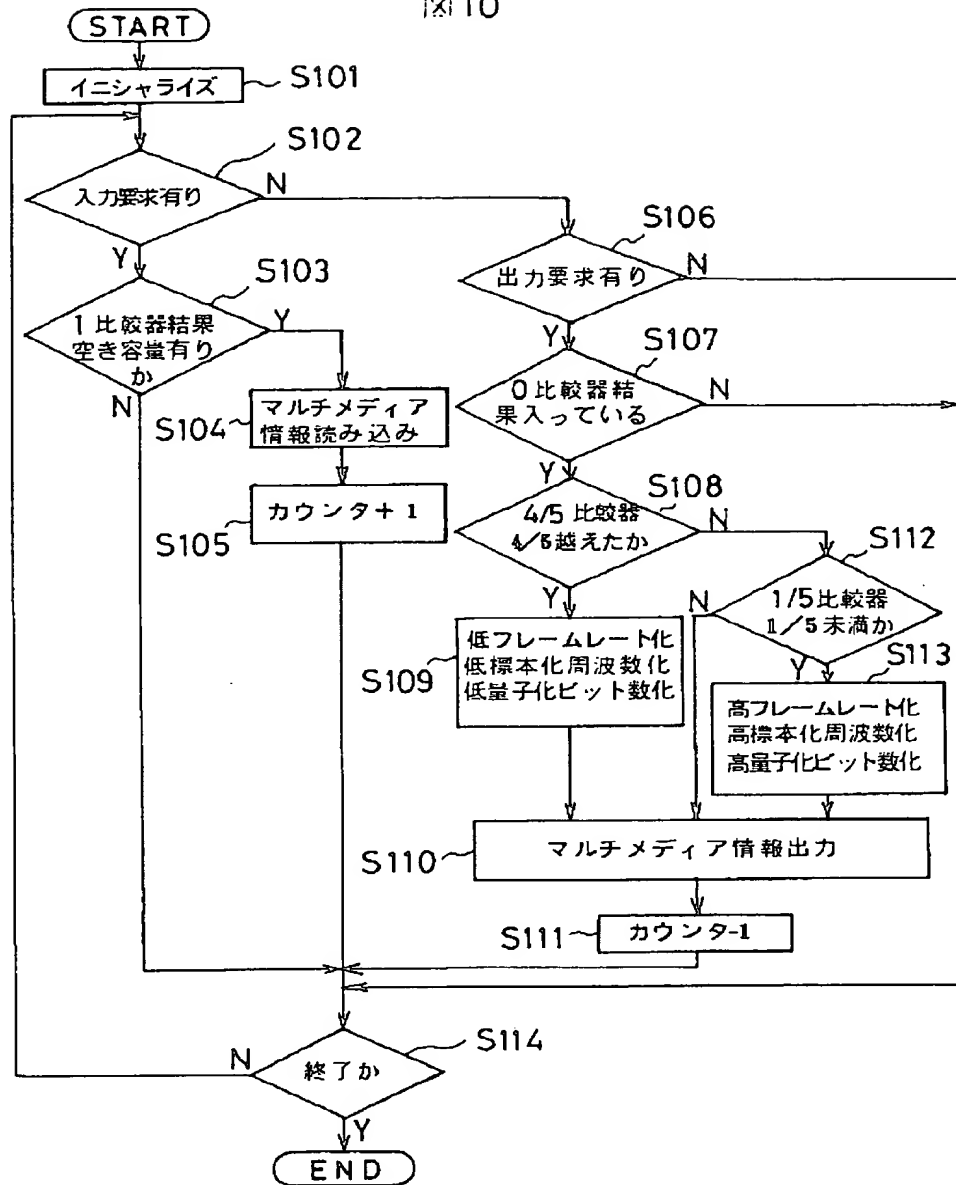
【図9】

図9



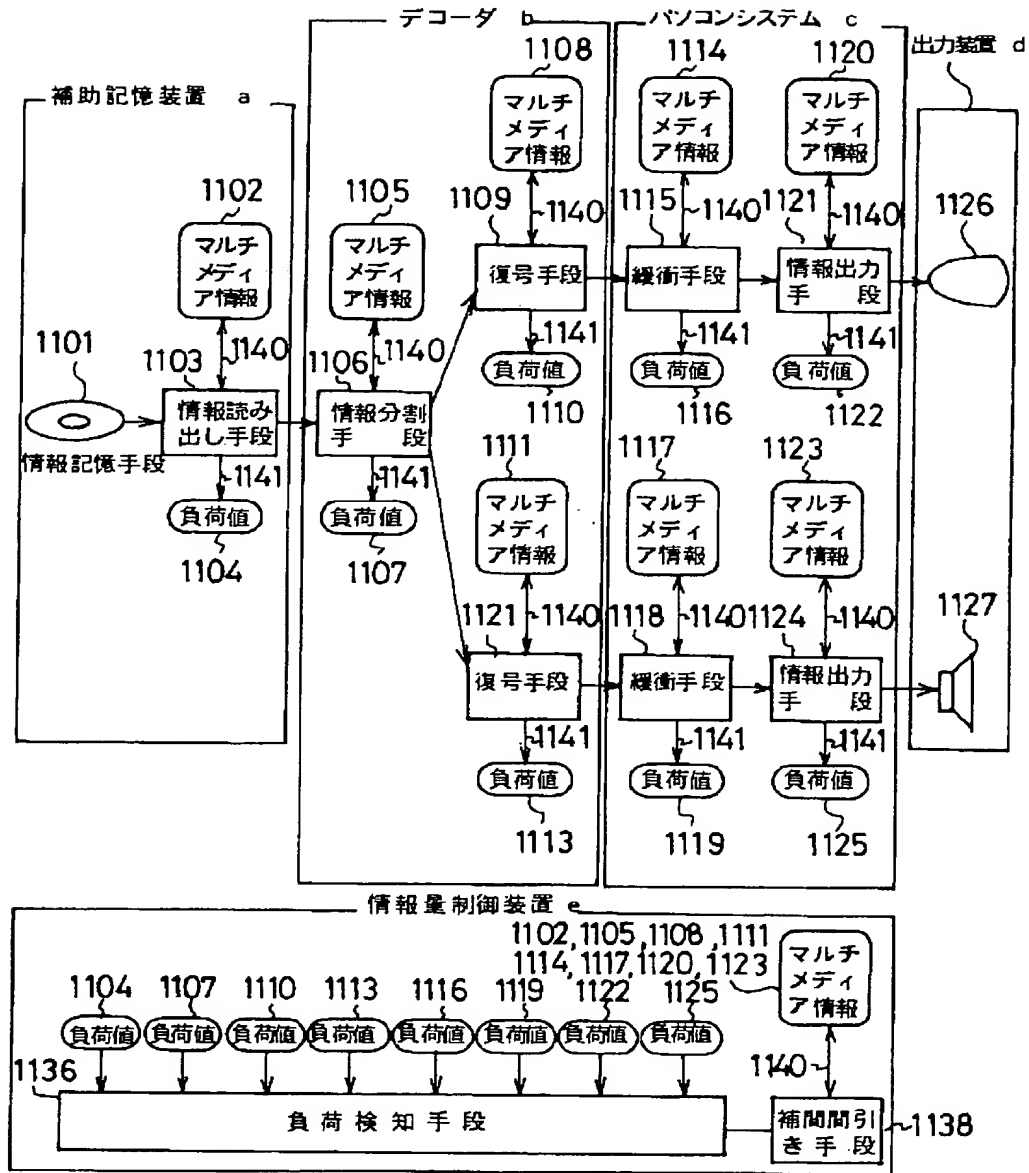
【図10】

図10

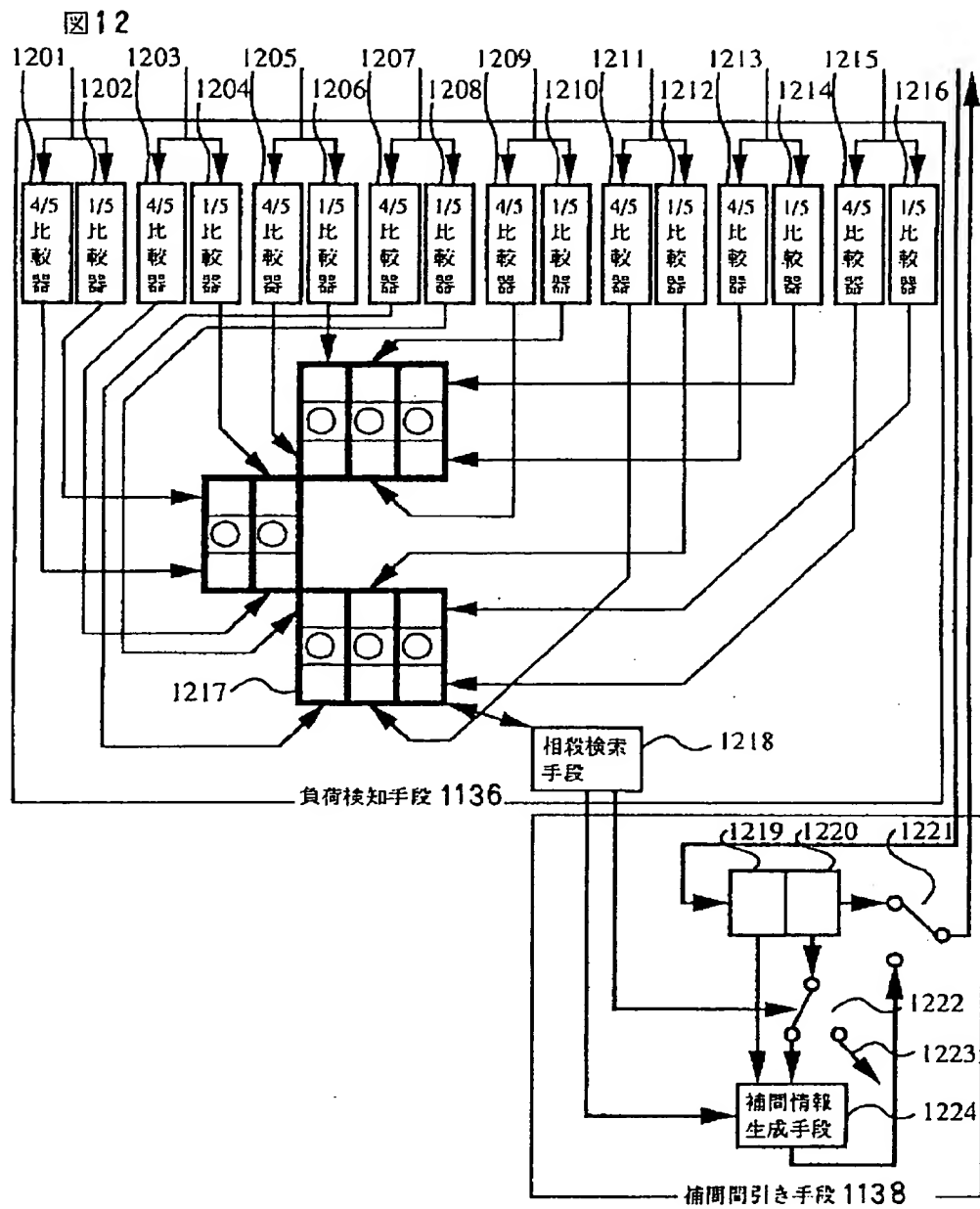


【図11】

図 11

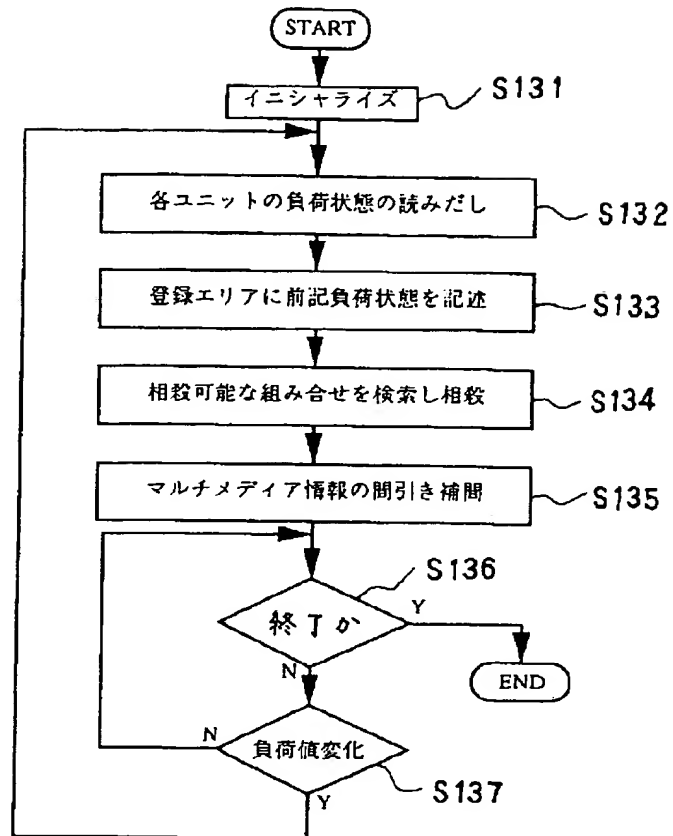


【図 12】



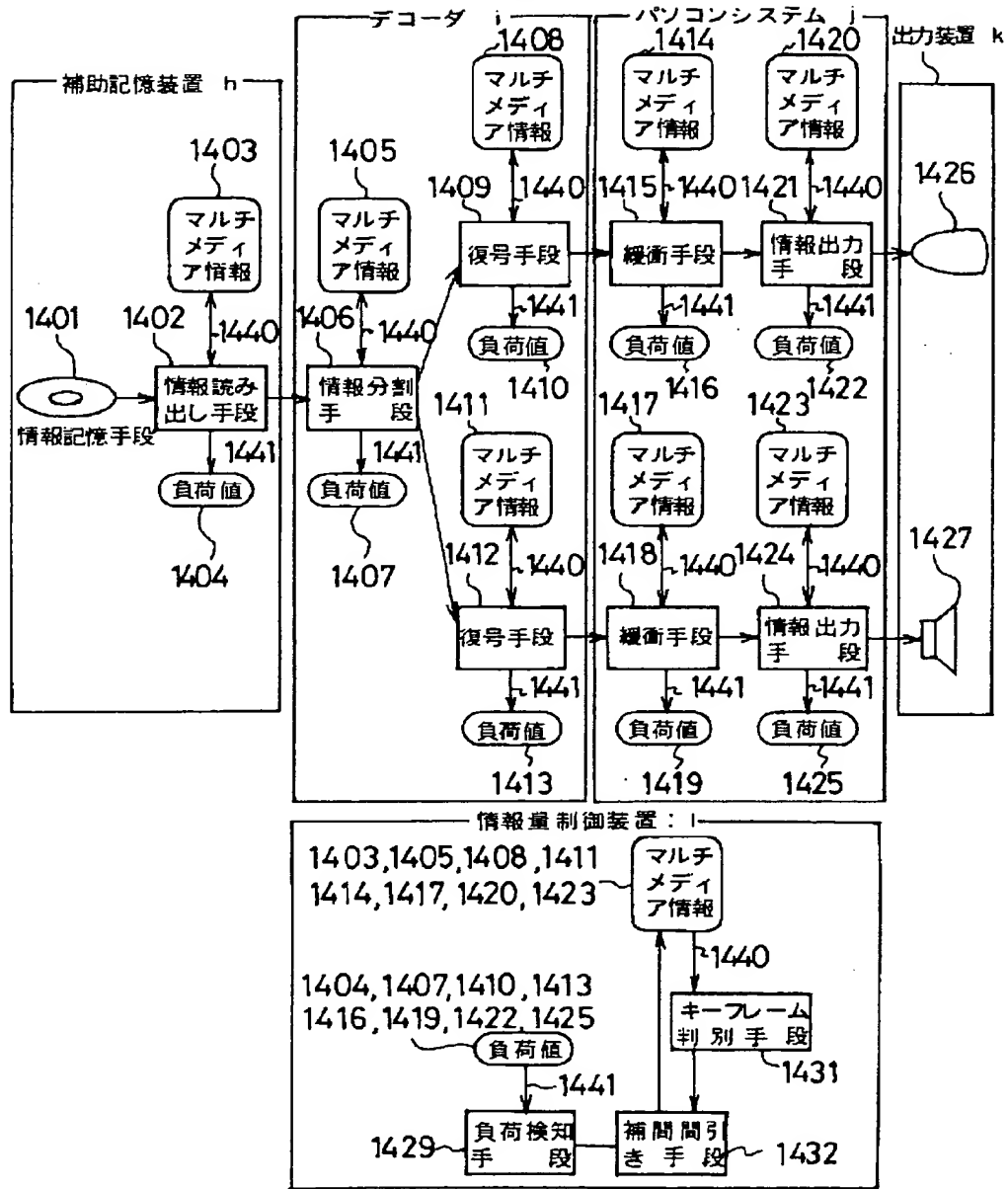
【図 13】

図 13



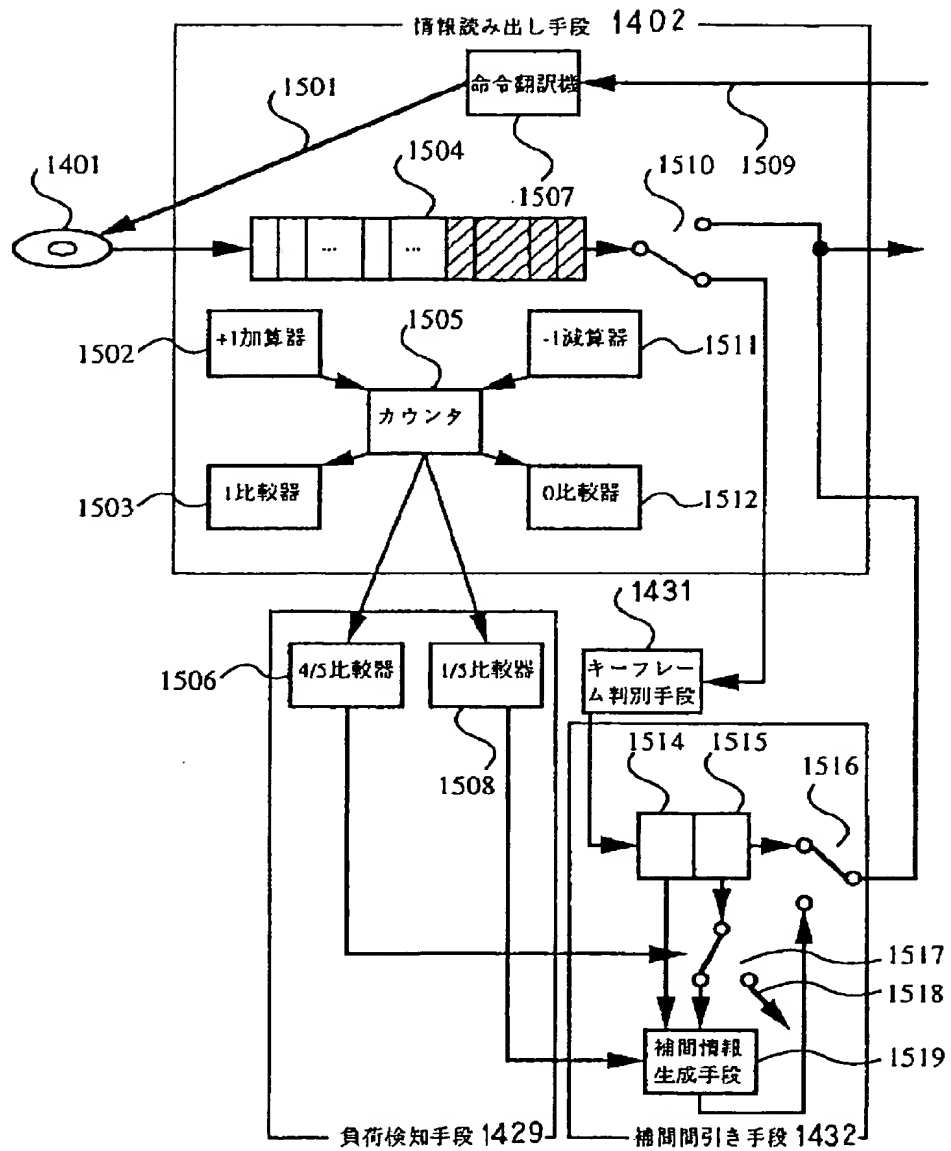
【図14】

図14



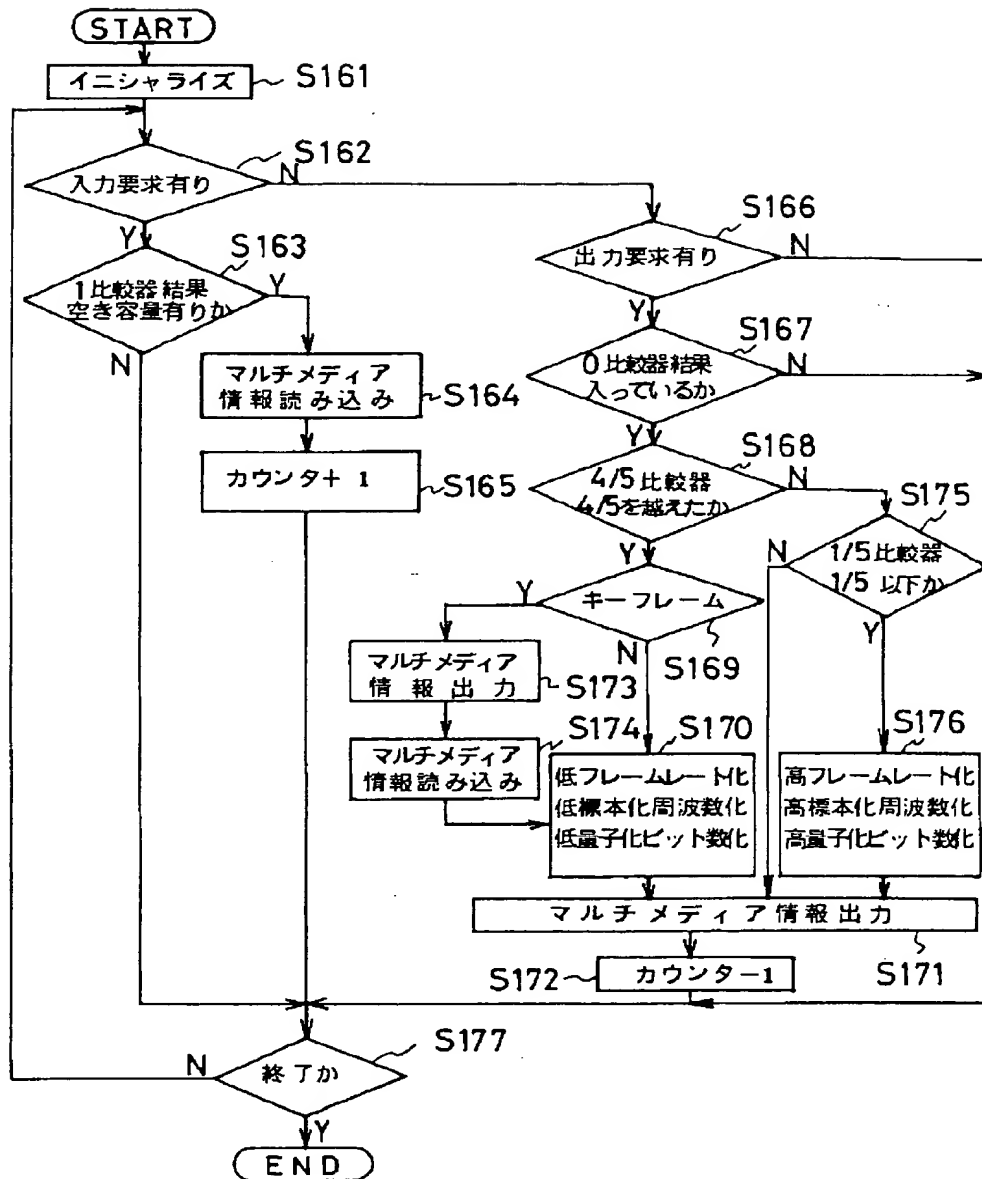
【図15】

図15



【図16】

図16



フロントページの続き

(72)発明者 坂井 浩之
 神奈川県横浜市戸塚区吉田町292番地 株
 式会社日立製作所マイクロエレクトロニク
 ス機器開発研究所内

(72)発明者 木村 祐二
 神奈川県横浜市戸塚区吉田町292番地 株
 式会社日立製作所マイクロエレクトロニク
 ス機器開発研究所内